



AHEAD OF WHAT'S POSSIBLE™

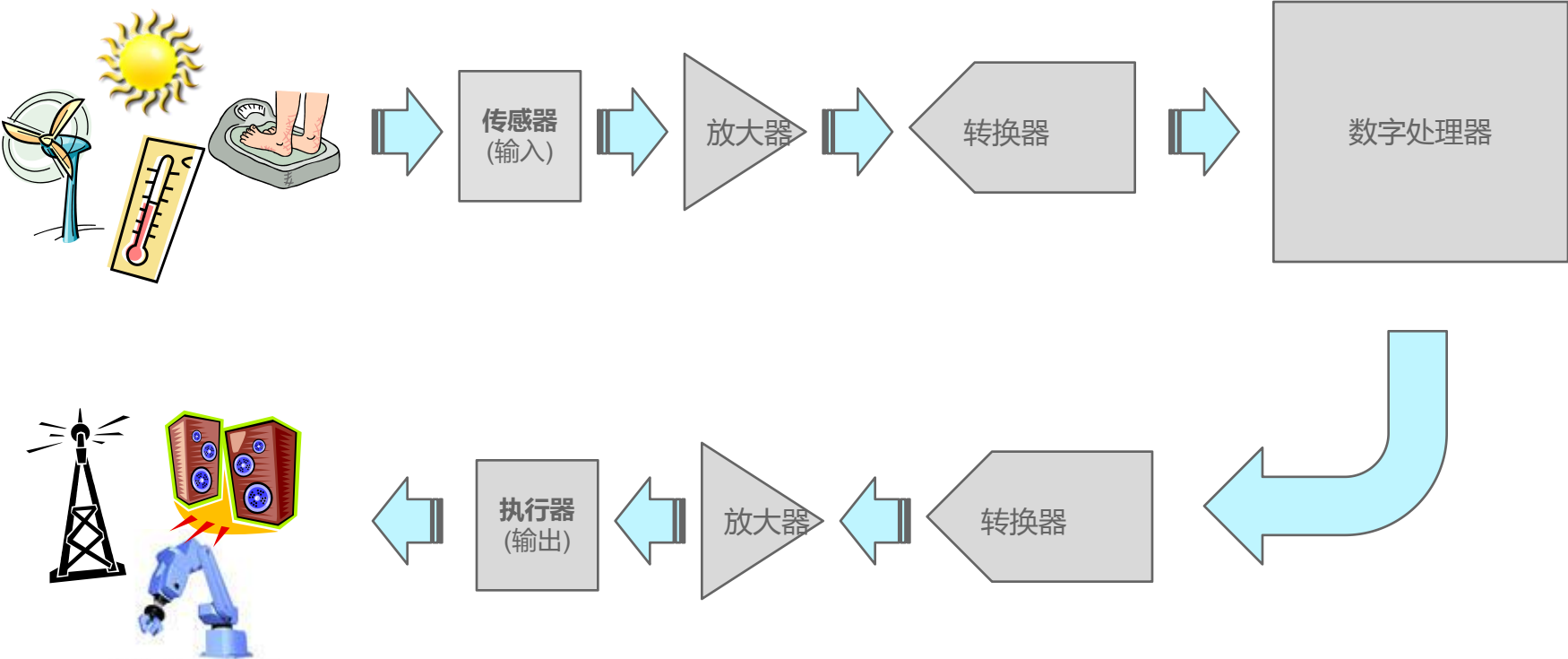
数据转换器基础

DAVID KRESS
技术营销总监

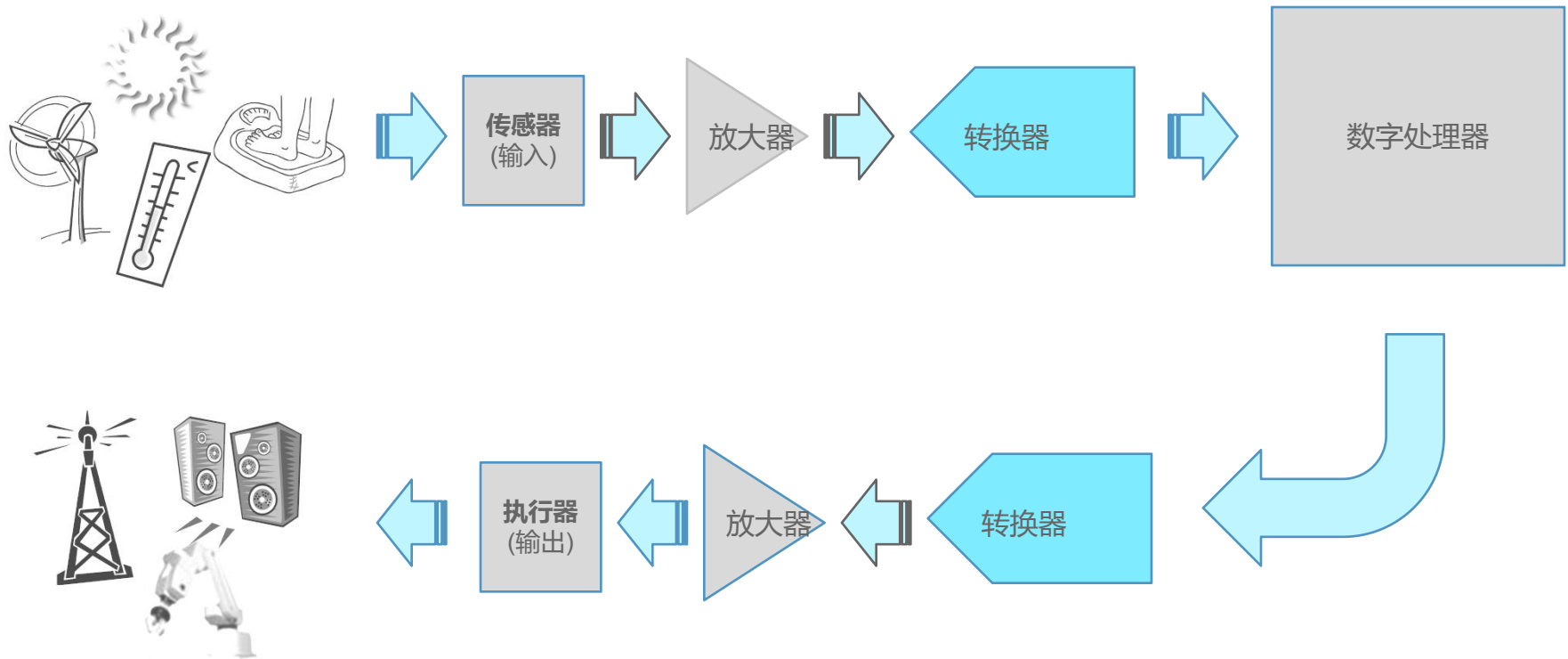
2017年3月16日



模拟转电子信号处理



模拟转电子信号处理



概述

- ▶ 数据采集系统类型
- ▶ 数字化处理
- ▶ 用于测量系统的数据转换器和误差
- ▶ 用于动态系统的数据转换器和误差
- ▶ 数据采集系统问题
- ▶ 数模转换器的结构和使用
- ▶ 模数转换器的结构和使用

多种采样数据系统

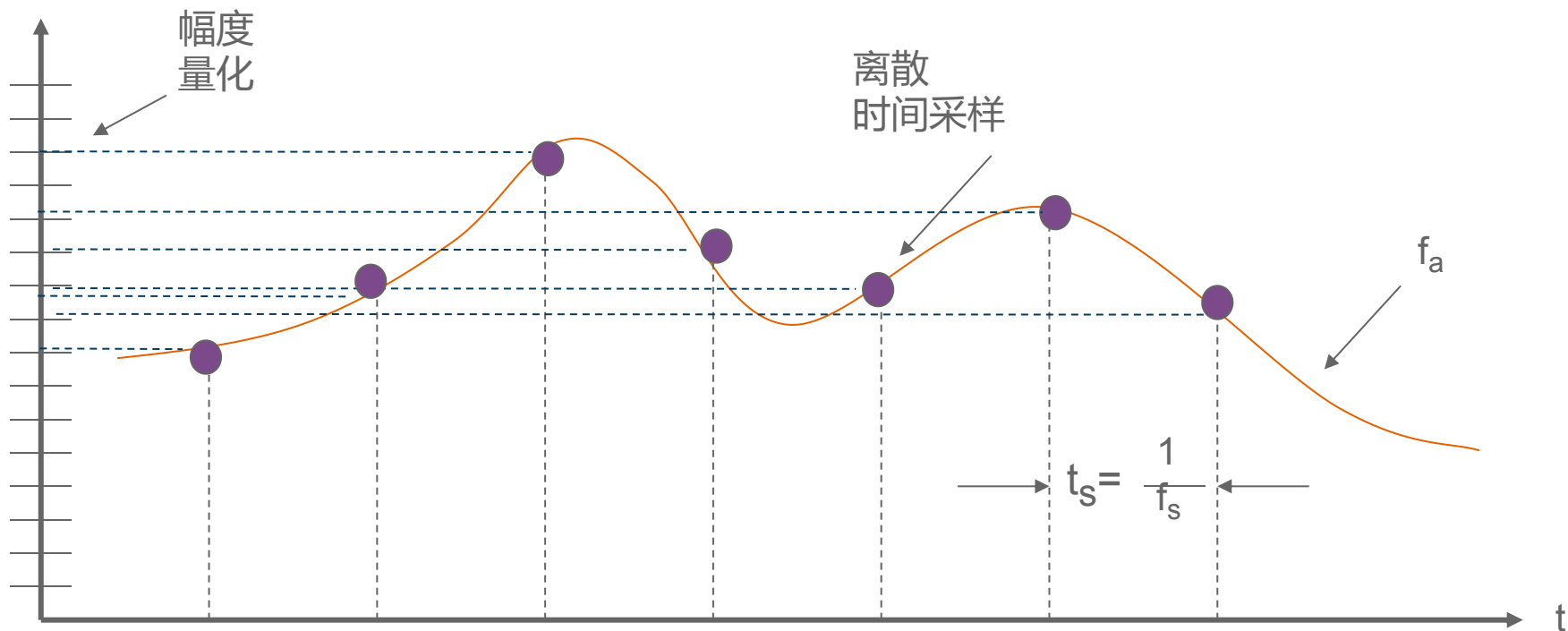
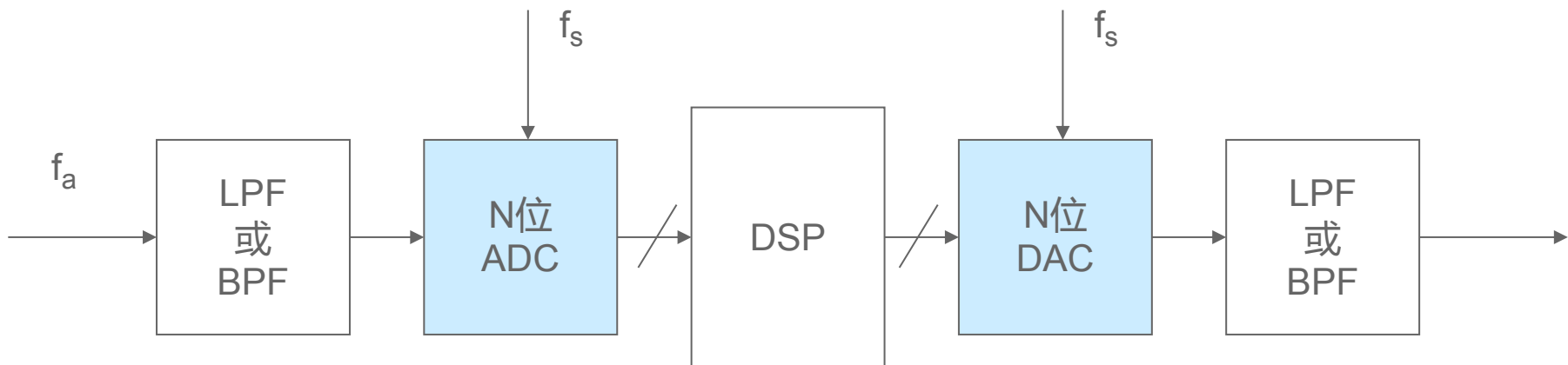
- ▶ 模数转换器
- ▶ 数模转换器
- ▶ 采样保持放大器
- ▶ 峰值检波器
- ▶ 比较器
- ▶ 开关电容滤波器
- ▶ 对连续信号采样
- ▶ 域转换
 - 模拟转数字
 - 数字转模拟
 - 从连续时间到离散时间
 - 从连续频率到离散频率
- ▶ 采样速率
 - 连续、非连续

模拟数字域

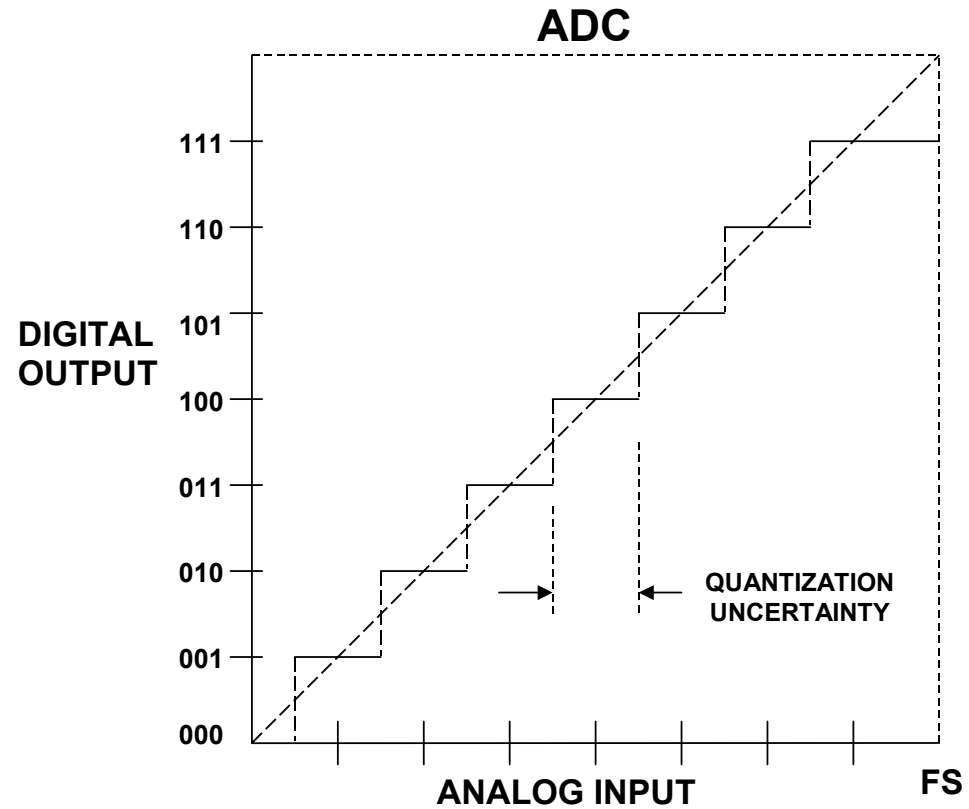
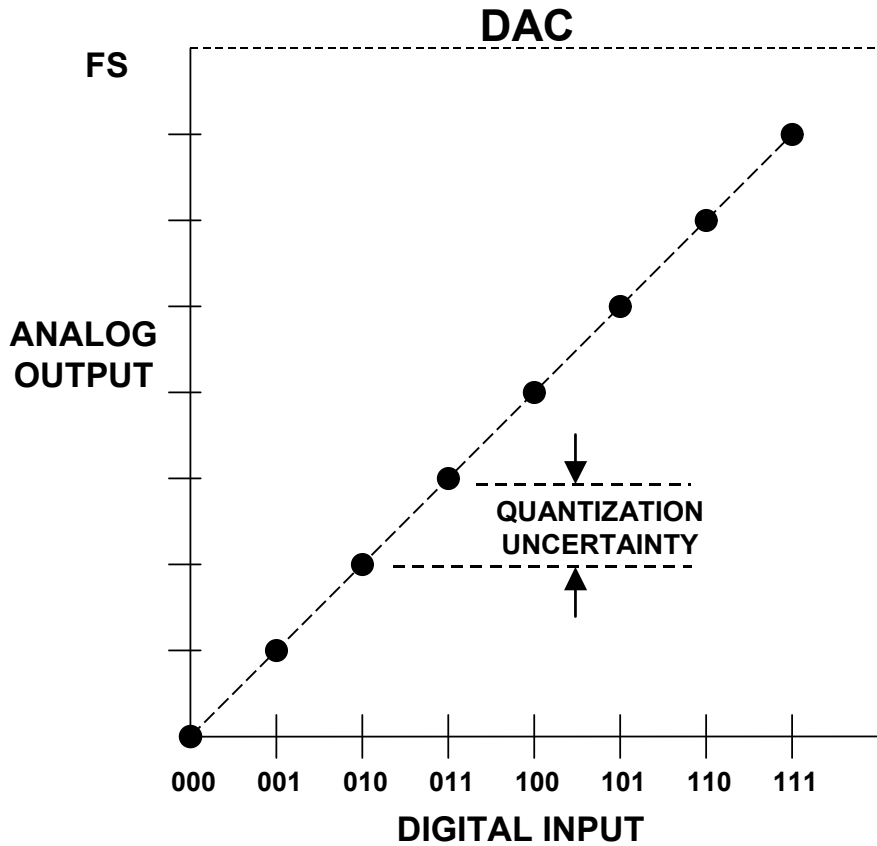
为什么要转换为数字式？

- ▶ 模拟信号是连续的，并提供整个信号
- ▶ 数字信号仅捕捉整个信号的一部分
- ▶ 为何要数字化？
 - 提高信号分析能力
 - 更鲁棒的存储方式
 - 更精确的传输
- ▶ 数据采集系统的开发目标就是尽量降低采样过程的影响

数据采集系统：采样和量化



理想3位DAC和ADC的传递函数



单极性二进制编码，4位转换器

BASE 10 NUMBER	SCALE	+10 V FS	BINARY
+15	+FS - 1 LSB = 15/16 FS	9.375	1111
+14	+7/8 FS	8.750	1110
+13	+13/16 FS	8.125	1101
+12	+3/4 FS	7.500	1100
+11	+11/16 FS	6.875	1011
+10	+5/16 FS	6.250	1010
+9	+9/16 FS	5.625	1001
+8	+1/2 FS	5.000	1000
+7	+7/16 FS	4.375	0111
+6	+3/8 FS	3.750	0110
+5	+5/16 FS	3.125	0101
+4	+1/4 FS	2.500	0100
+3	+3/16 FS	1.875	0011
+2	+1/8 FS	1.250	0010
+1	1 LSB = +1/16 FS	0.625	0001
0	0	0.000	0000

双极性编码 (4位转换器)

BASE 10 NUMBER	SCALE	±5V FS	OFFSET BINARY	TWOS COMP.	ONES COMP.	SIGN MAG.
+7	+FS - 1LSB = +7/8 FS	+4.375	1 1 1 1	0 1 1 1	0 1 1 1	0 1 1 1
+6	+3/4 FS	+3.750	1 1 1 0	0 1 1 0	0 1 1 0	0 1 1 0
+5	+5/8 FS	+3.125	1 1 0 1	0 1 0 1	0 1 0 1	0 1 0 1
+4	+1/2 FS	+2.500	1 1 0 0	0 1 0 0	0 1 0 0	0 1 0 0
+3	+3/8 FS	+1.875	1 0 1 1	0 0 1 1	0 0 1 1	0 0 1 1
+2	+1/4 FS	+1.250	1 0 1 0	0 0 1 0	0 0 1 0	0 0 1 0
+1	+1/8 FS	+0.625	1 0 0 1	0 0 0 1	0 0 0 1	0 0 0 1
0	0	0.000	1 0 0 0	0 0 0 0	*0 0 0 0	*1 0 0 0
-1	- 1/8 FS	-0.625	0 1 1 1	1 1 1 1	1 1 1 0	1 0 0 1
-2	- 1/4 FS	-1.250	0 1 1 0	1 1 1 0	1 1 0 1	1 0 1 0
-3	- 3/8 FS	-1.875	0 1 0 1	1 1 0 1	1 1 0 0	1 0 1 1
-4	-1/2 FS	-2.500	0 1 0 0	1 1 0 0	1 0 1 1	1 1 0 0
-5	-5/8 FS	-3.125	0 0 1 1	1 0 1 1	1 0 1 0	1 1 0 1
-6	-3/4 FS	-3.750	0 0 1 0	1 0 1 0	1 0 0 1	1 1 1 0
-7	- FS + 1LSB = -7/8 FS	-4.375	0 0 0 1	1 0 0 1	1 0 0 0	1 1 1 1
-8	- FS	-5.000	0 0 0 0	1 0 0 0		

CODES NOT NORMALLY USED
IN COMPUTATIONS (SEE TEXT)

	ONES COMP.	SIGN MAG.
* 0+	0 0 0 0	0 0 0 0
* 0-	1 1 1 1	1 0 0 0

量化：最低有效位(LSB)的大小

RESOLUTION N	2^N	VOLTAGE (10V FS)	ppm FS	% FS	dB FS
2-bit	4	2.5 V	250,000	25	- 12
4-bit	16	625 mV	62,500	6.25	- 24
6-bit	64	156 mV	15,625	1.56	- 36
8-bit	256	39.1 mV	3,906	0.39	- 48
10-bit	1,024	9.77 mV (10 mV)	977	0.098	- 60
12-bit	4,096	2.44 mV	244	0.024	- 72
14-bit	16,384	610 μ V	61	0.0061	- 84
16-bit	65,536	153 μ V	15	0.0015	- 96
18-bit	262,144	38 μ V	4	0.0004	- 108
20-bit	1,048,576	9.54 μ V (10 μ V)	1	0.0001	- 120
22-bit	4,194,304	2.38 μ V	0.24	0.000024	- 132
24-bit	16,777,216	596 nV*	0.06	0.000006	- 144

*600nV is the Johnson Noise in a 10kHz BW of a 2.2k Ω Resistor @ 25°C

Remember: 10-bits and 10V FS yields an LSB of 10mV, 1000ppm, or 0.1%.
All other values may be calculated by powers of 2.

数据转换器的实际分辨率需求

▶ 仪器仪表测量

- 传感器分辨率/精度0.5% = 1/200
- 8位相当于1/256 -- 数字化会丢失信息
- 10倍传感器分辨率 = 1/2000 -- 12位相当于1/4096
- 能够辨别很小的变化
- 也可以由显示要求决定

▶ 动态信号测量

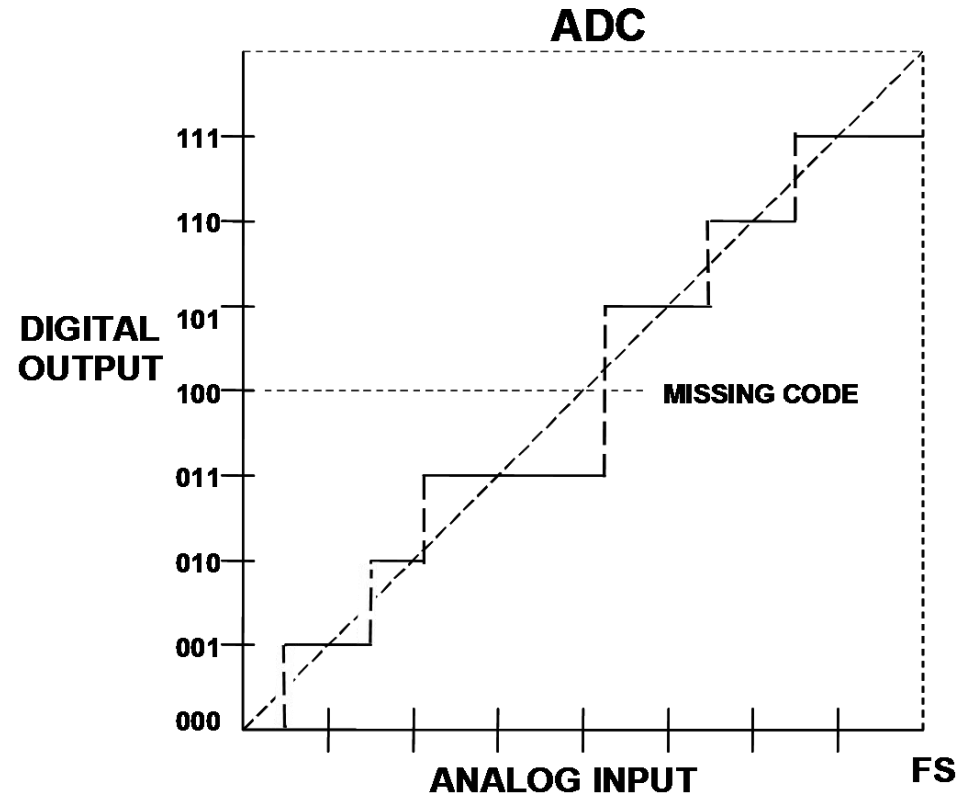
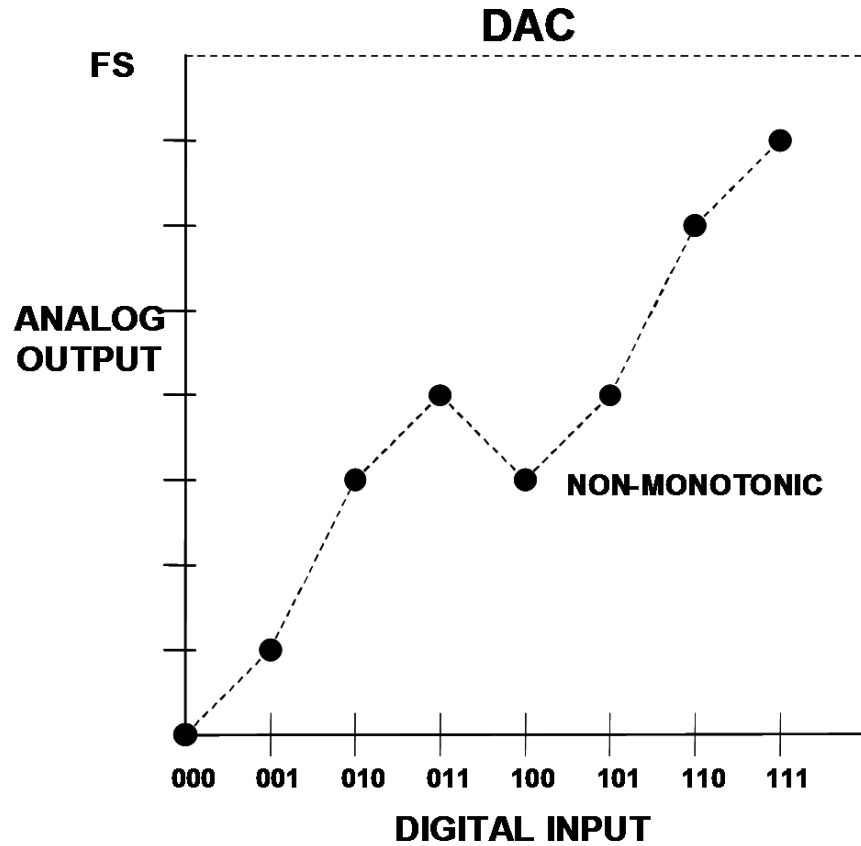
- 在5%的满量程下，音频系统需要优于0.1%的失真
- 相当于1/20,000 -- 16位相当于1/65,536

数据转换器的主要误差

▶ 仪器仪表和测量

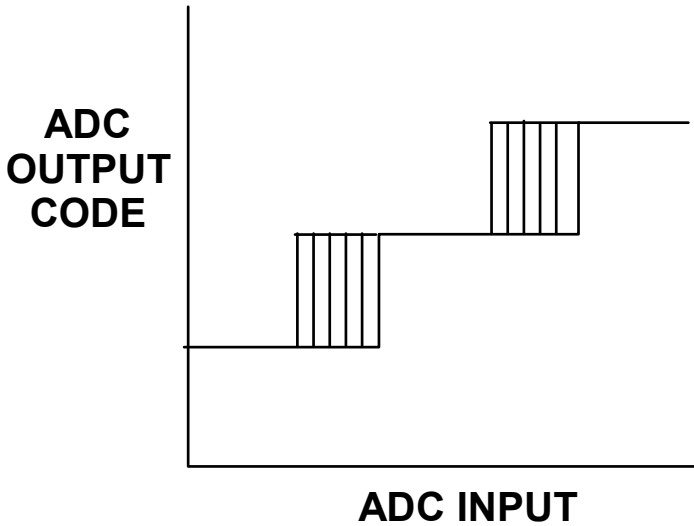
- 用LSB的最低有效位% FS、ppm FS表示
- 失调误差 - 改变第一个代码所需的输入电平
- 增益/满量程误差 - 改变最后一个代码所需的输入电平
- 非线性度 - 编码与从0到FS的直线偏差
- 微分非线性 - 相邻编码与1 LSB的偏差
- 跃迁噪声 - ADC在代码中点的不确定性

非理想3位DAC和ADC的传递函数

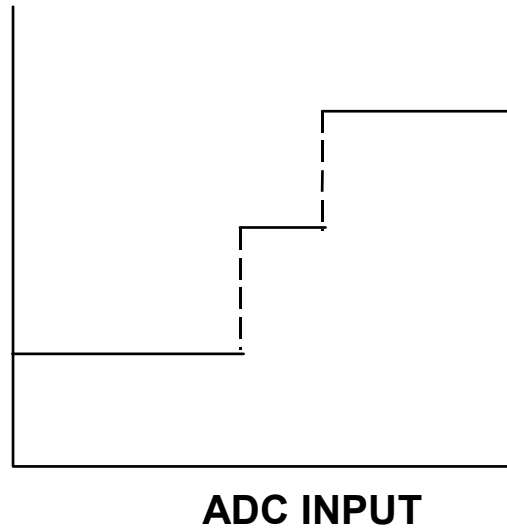


码转换噪声与DNL的组合效应

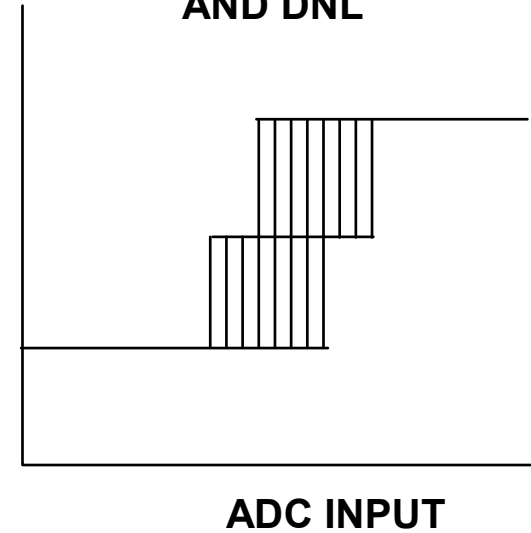
CODE TRANSITION NOISE



DNL



TRANSITION NOISE AND DNL



数据转换器的主要误差

▶ 动态系统

▶ SINAD (信纳比) :

- 信号幅度均方根值与包括谐波但直流以外的所有其它频谱成分的方和根(RSS)平均值之比。

▶ ENOB (有效位数) :

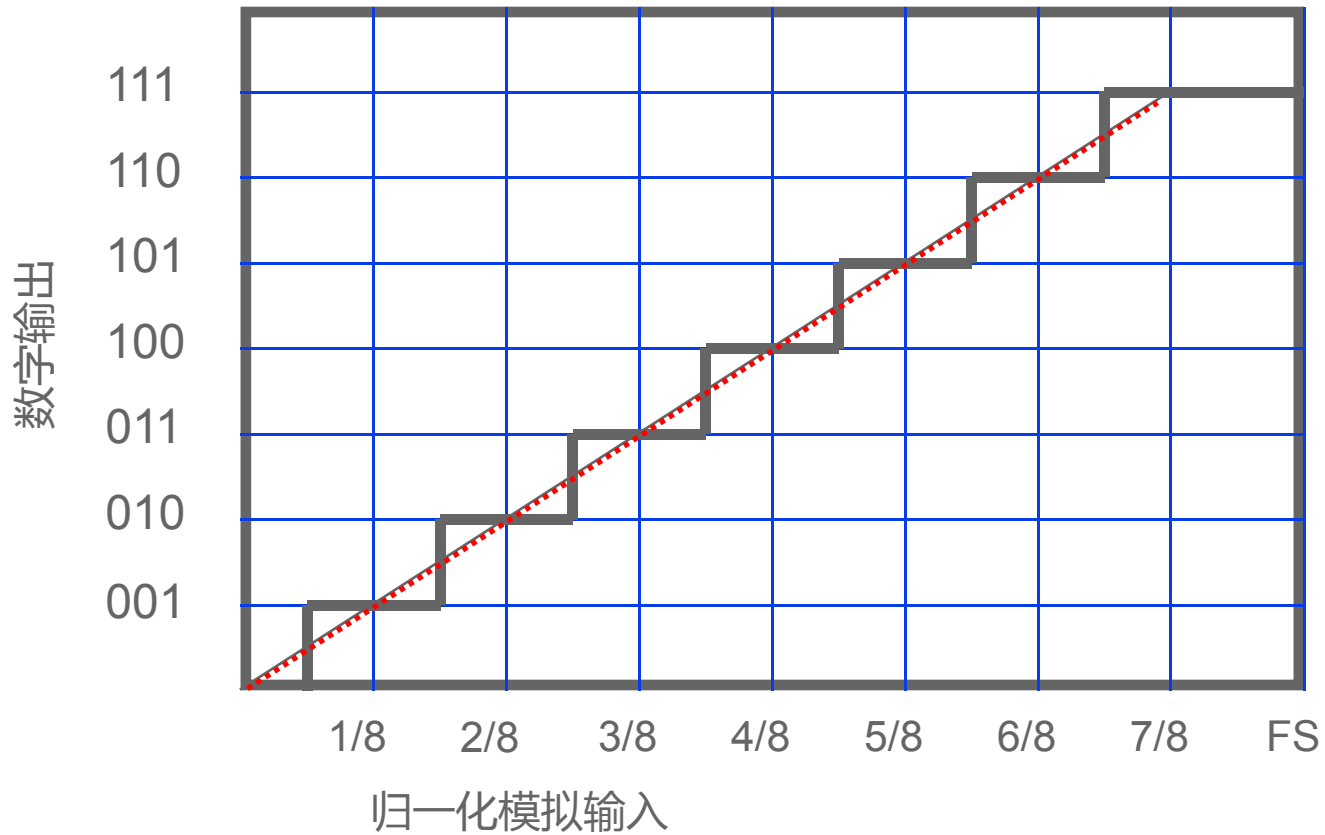
$$\text{ENOB} = \frac{\text{SINAD} - 1.76\text{dB}}{6.02\text{dB}}$$

▶ SNR (信噪比或无谐波的信噪比)

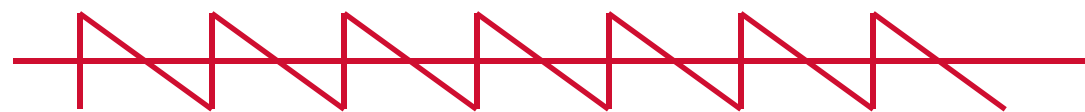
- 信号幅度均方根值与除前5次谐波和直流以外的所有其它频谱成分的方和根(RSS)平均值之比

▶ SFDR (无杂散动态范围) 目标带宽内不含频率噪声杂散的信号动态范围

量化与量化噪声

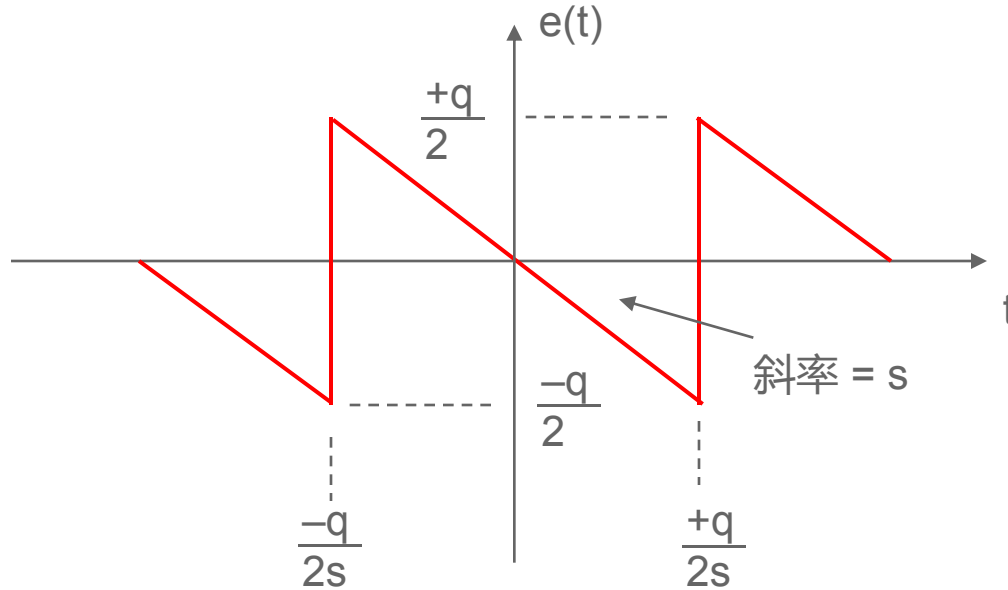


量化误差函数



量化噪声误差：均方根值为LSB/3.464

量化噪声与时间的关系

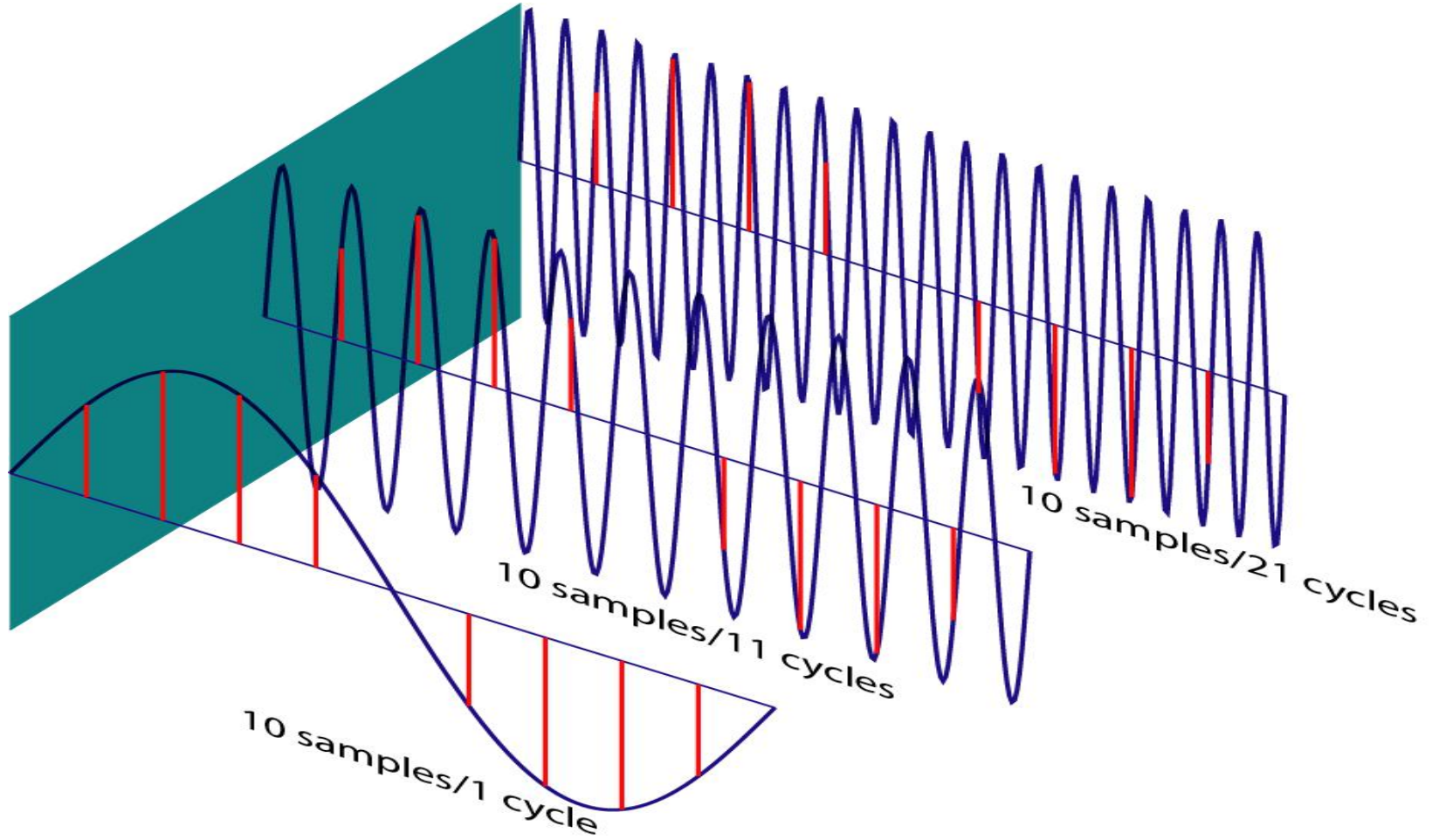


◆ 误差 = $e(t) = st, \quad -\frac{q}{2s} < t < \frac{q}{2s}$

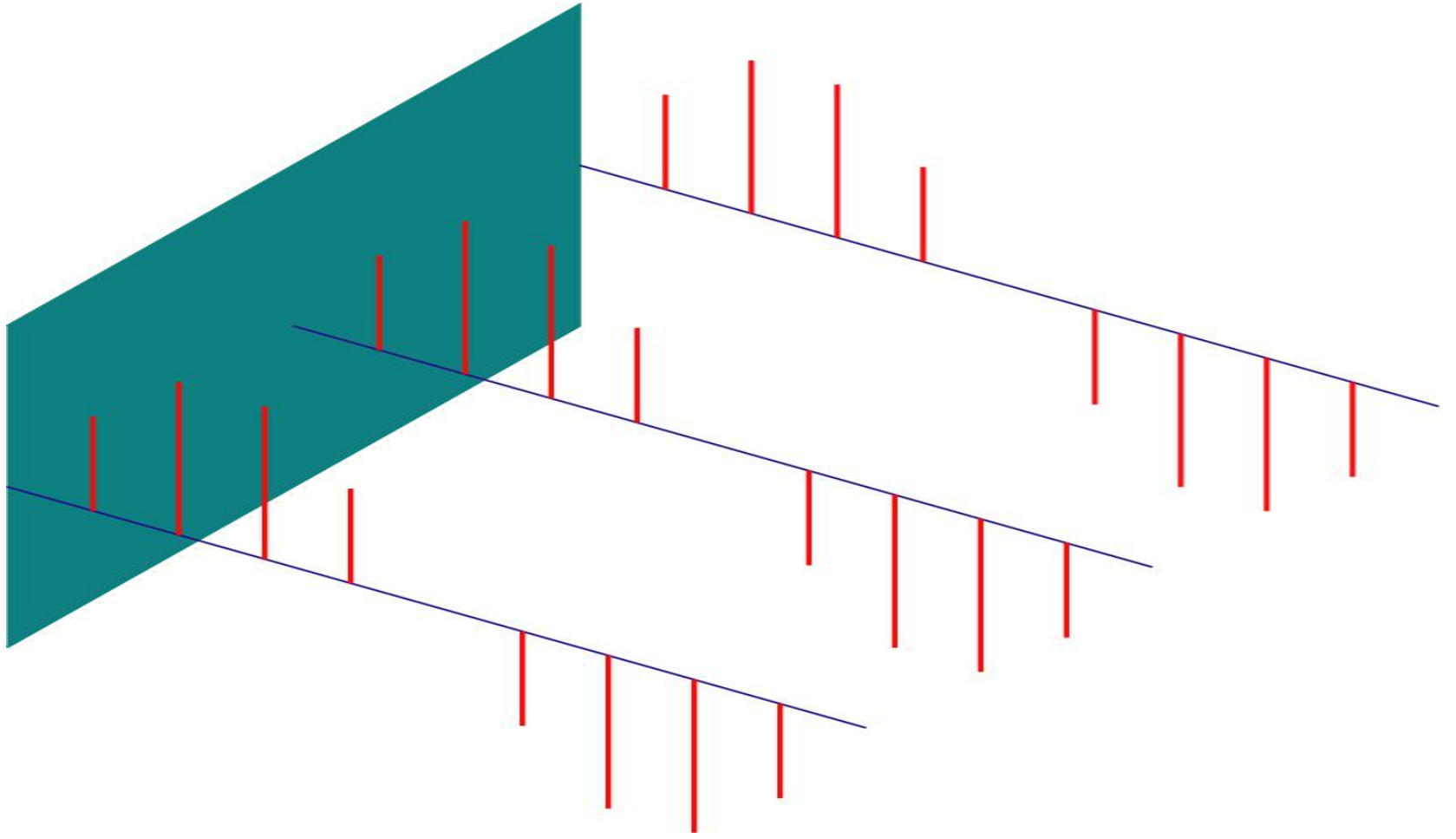
◆ 均方误差 = $\overline{e^2(t)} = \frac{s}{q} \int_{-q/2s}^{+q/2s} (st)^2 dt = \frac{q^2}{12}$

◆ 均方根误差 = $\sqrt{\overline{e^2(t)}} = \frac{q}{\sqrt{12}}$

理想ADC采样 3种不同频率，采样结果相同



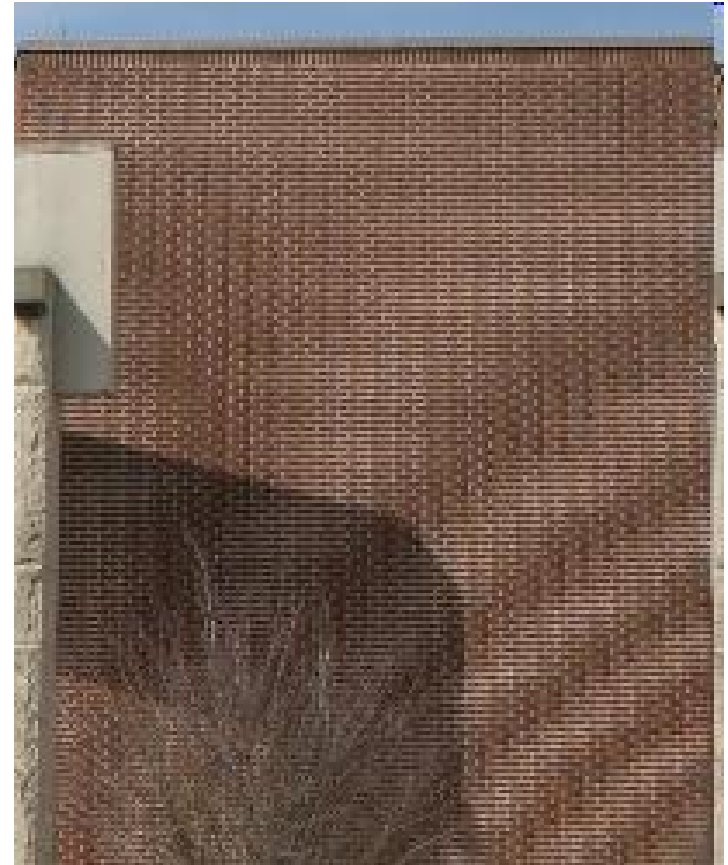
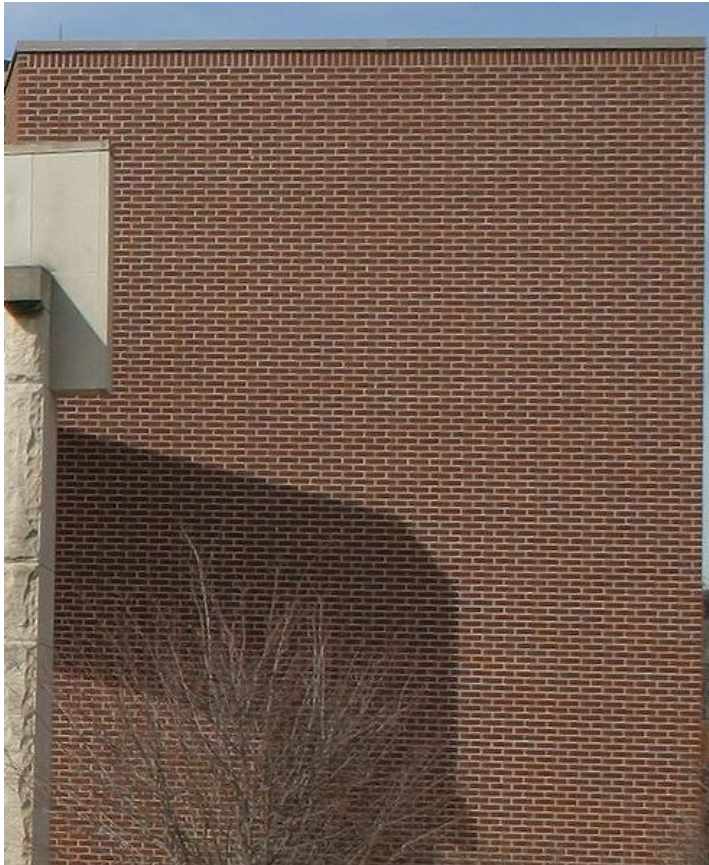
理想ADC采样 一旦采样，信息就会丢失



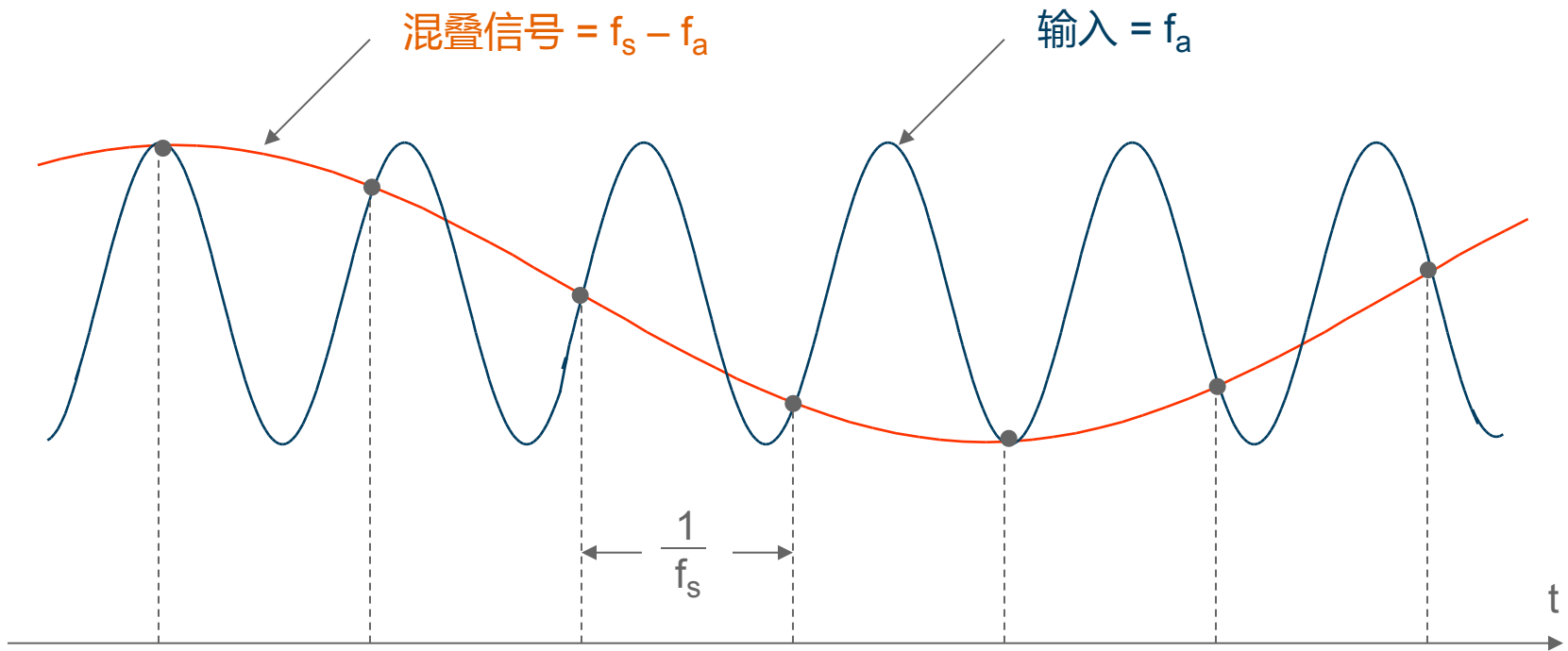
奈奎斯特准则

- ▶ 最高频率为 f_a 的信号必须以 $f_s > 2f_a$ 的速率采样，否则关于该信号的信息将会因为混叠而丢失。
- ▶ 只要 $f_s < 2f_a$ ，结果就会发生混叠
- ▶ 如果一个信号具有 f_a 与 f_b 之间的频率成分，则为了防止混叠成分与信号频率重叠，必须以 $f_s > 2(f_b - f_a)$ 的速率进行采样
- ▶ 混叠概念广泛用于通信应用，如直接中频数字转换等。

混叠发生在许多域中 空间、时间等

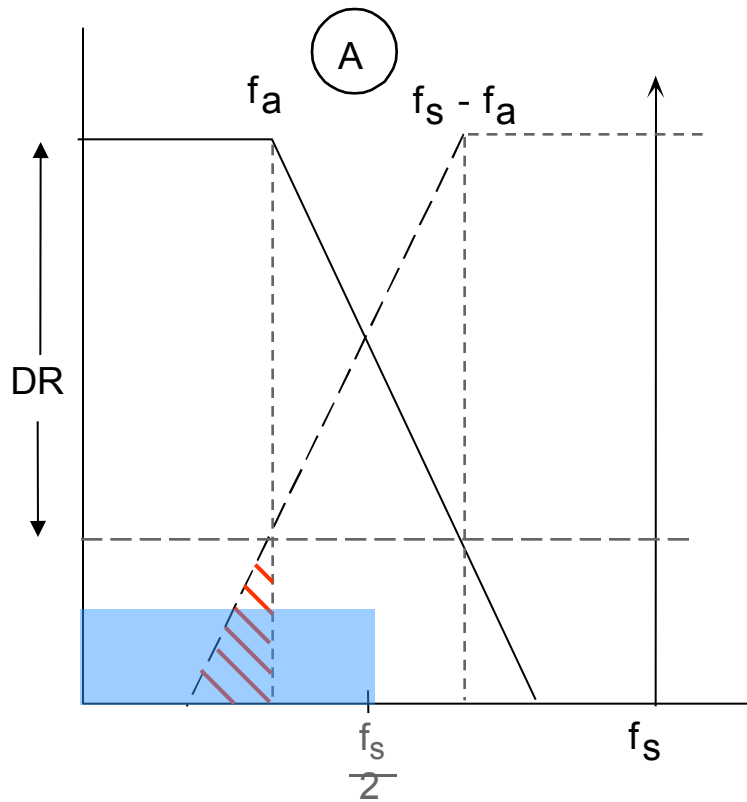


采样和时域中的混叠现象



注意： f_a 略低于 f_s

基带抗混叠滤波器的要求



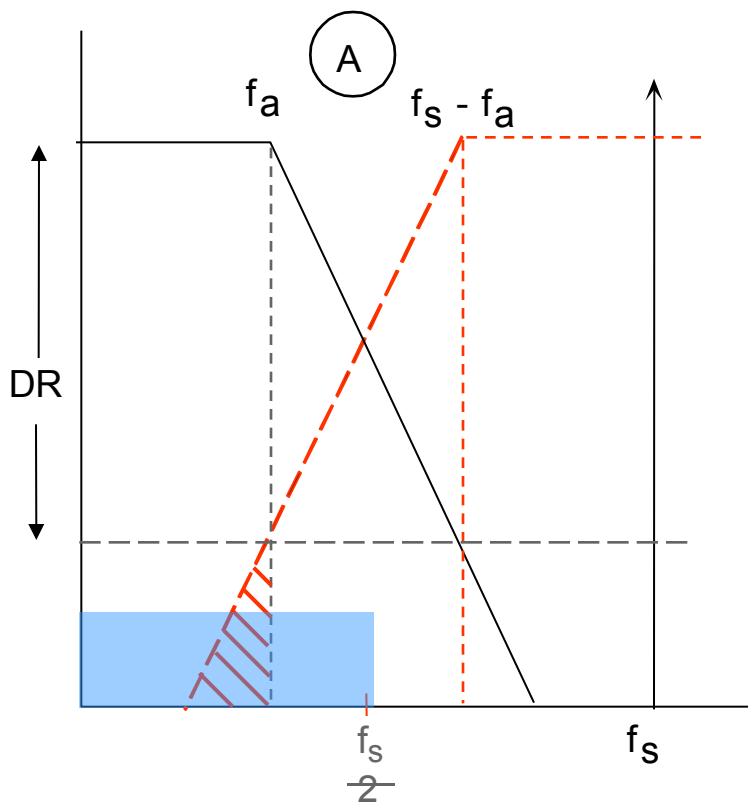
阻带衰减 = DR
过渡带： f_a 至 $f_s - f_a$
转折频率： f_a

抗混叠滤波器可防止混叠
有利于增大动态范围

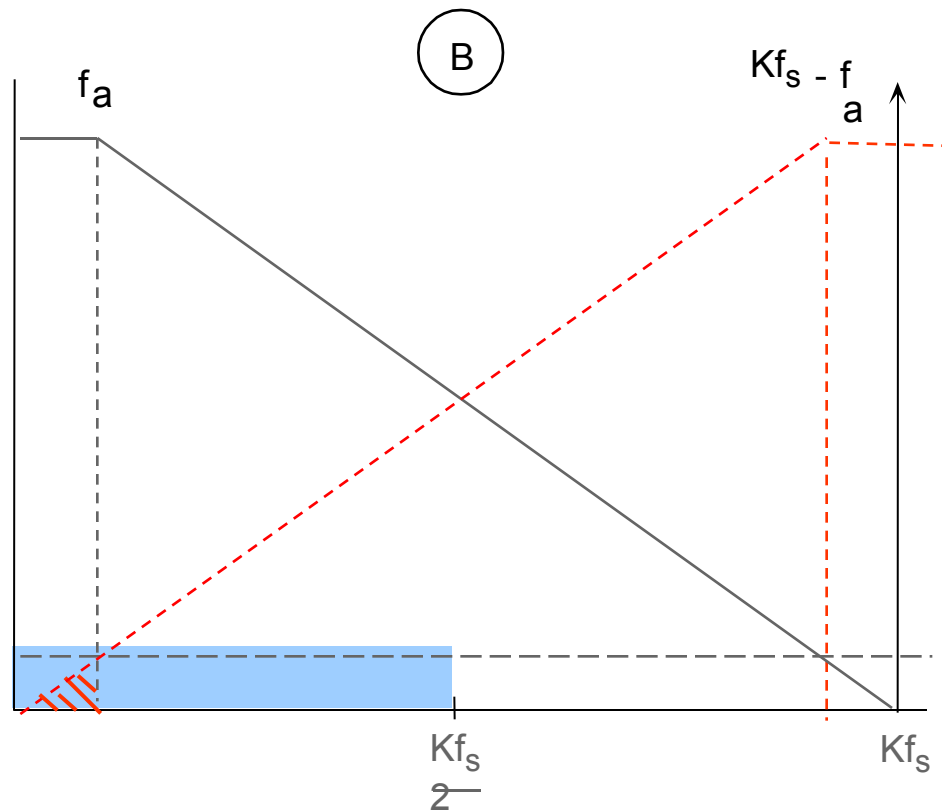
使用抗混叠滤波器的目的

- 砖墙式（滚降较陡）
- 线性通带
- 线性相位

过采样降低对 基带抗混叠滤波器的要求

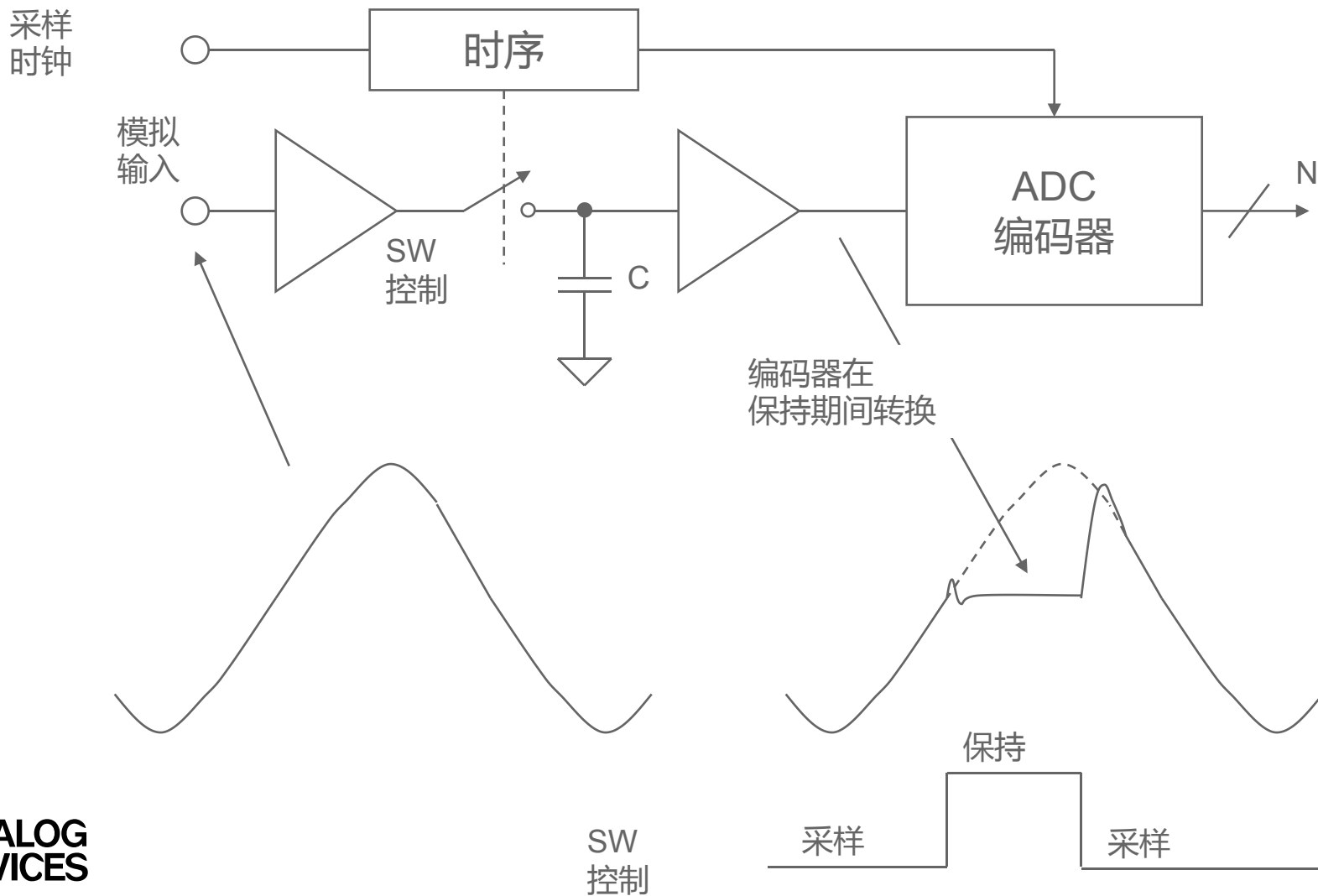


阻带衰减 = DR
过渡带： f_a 至 $f_s - f_a$
转折频率： f_a

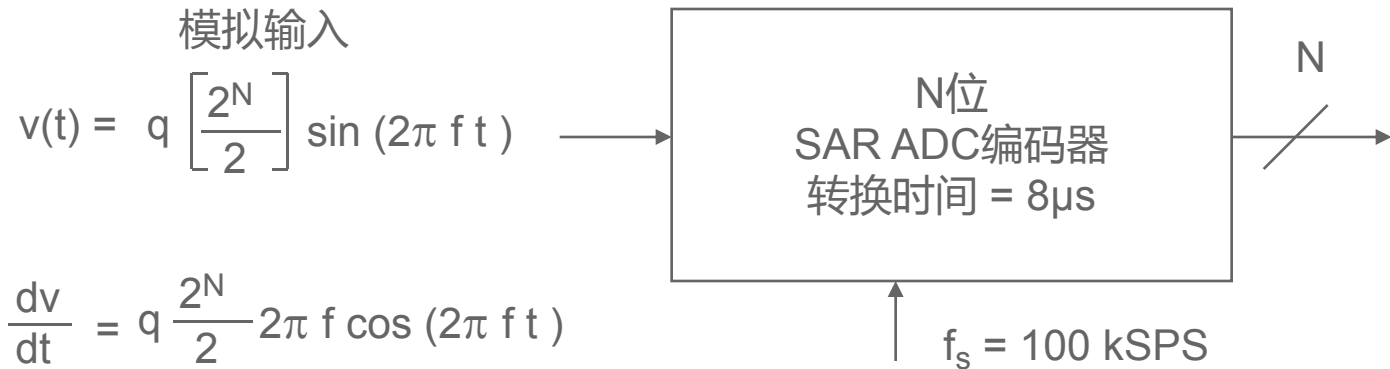


阻带衰减 = DR
过渡带： f_a 至 $Kf_s - f_a$
转折频率： f_a

采样保持功能是对交流信号进行数字化处理所需要的



输入频率限制 - 非采样ADC (编码器)



$$\frac{dv}{dt} = q \frac{2^N}{2} 2\pi f \cos(2\pi f t)$$

$$\left. \frac{dv}{dt} \right|_{\text{最大值}} = q 2^{(N-1)} 2\pi f$$

$$f_{\text{max}} = \frac{\left. \frac{dv}{dt} \right|_{\text{最大值}}}{2^{(N-1)} 2\pi q}$$

$$f_{\text{max}} = \frac{\left. \frac{dv}{dt} \right|_{\text{最大值}}}{q\pi 2^N}$$

示例：

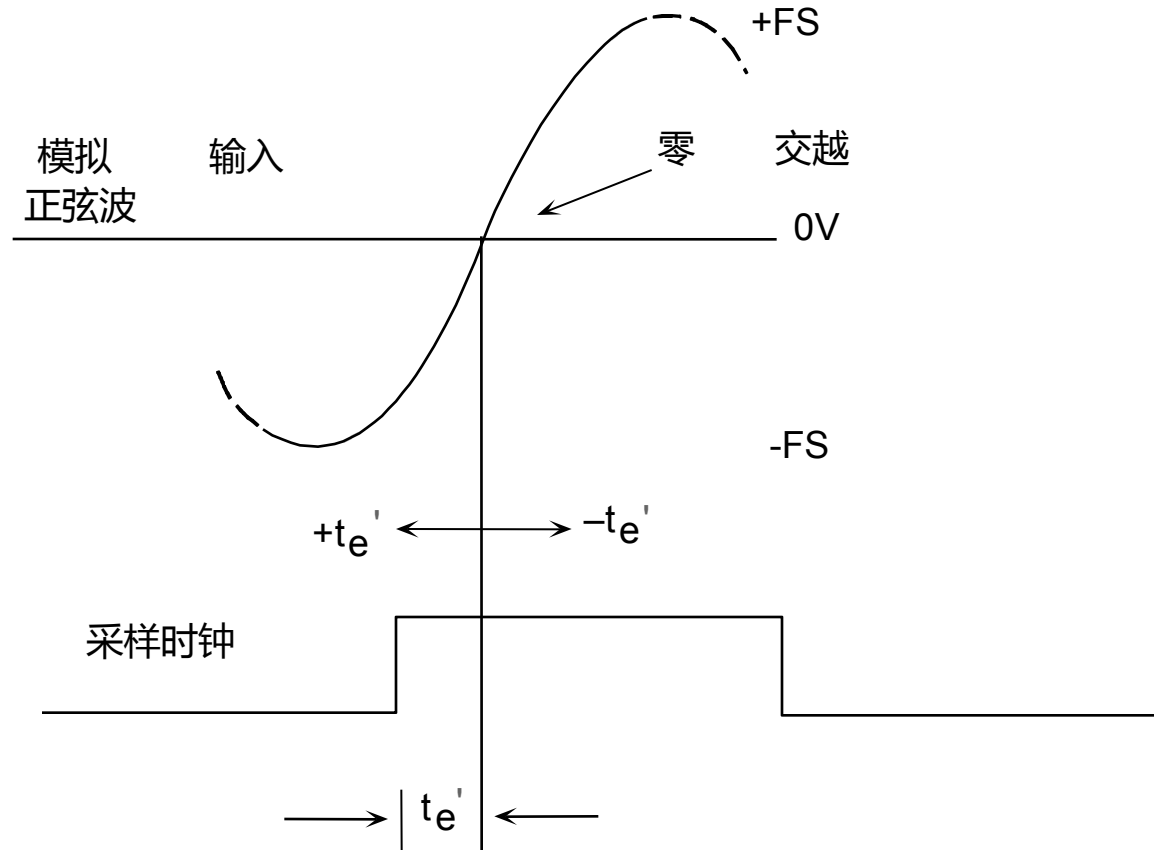
$$dv = 1 \text{ LSB} = q$$

$$dt = 8\mu\text{s}$$

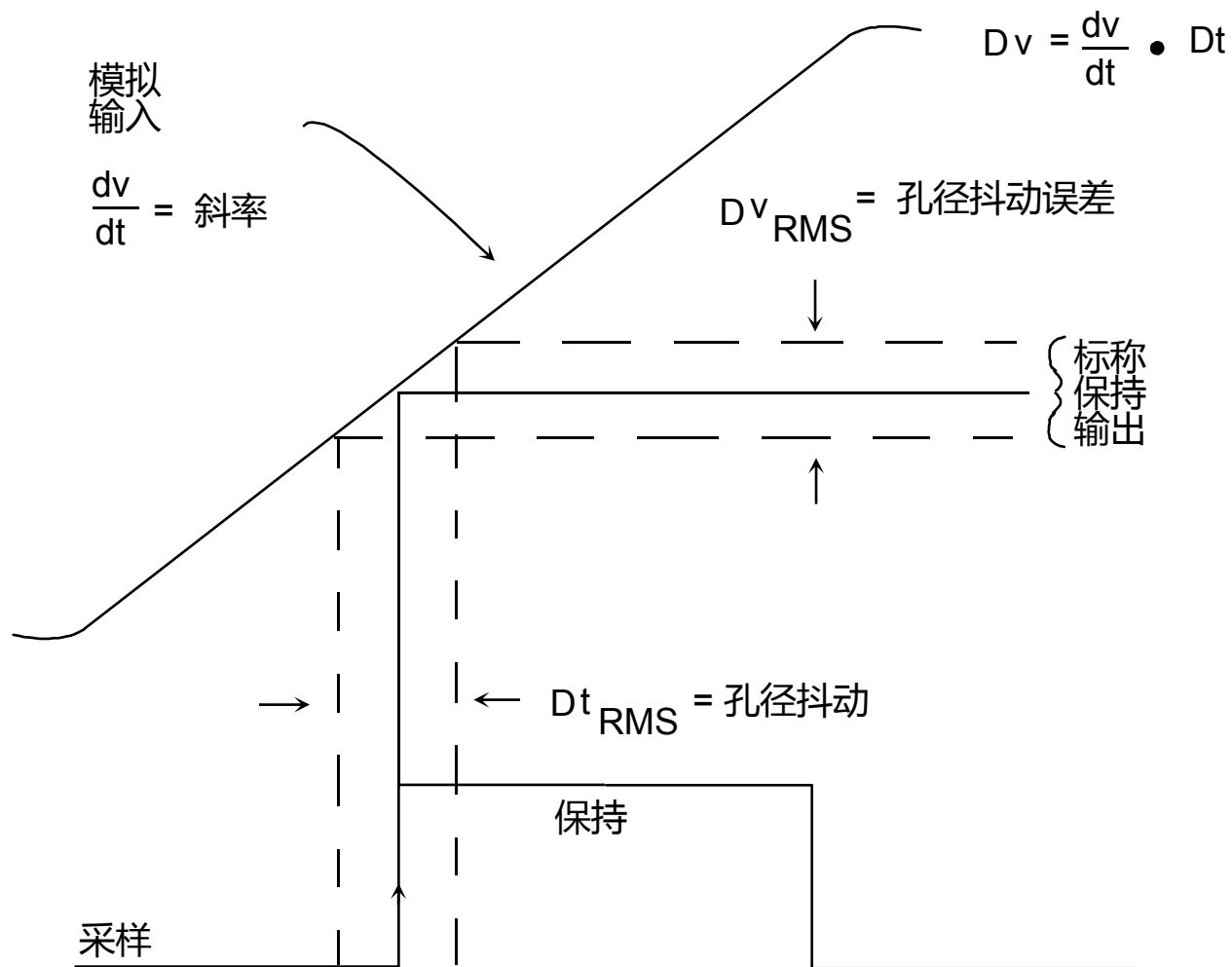
$$N = 12, 2^N = 4096$$

$$f_{\text{max}} = 9.7 \text{ Hz}$$

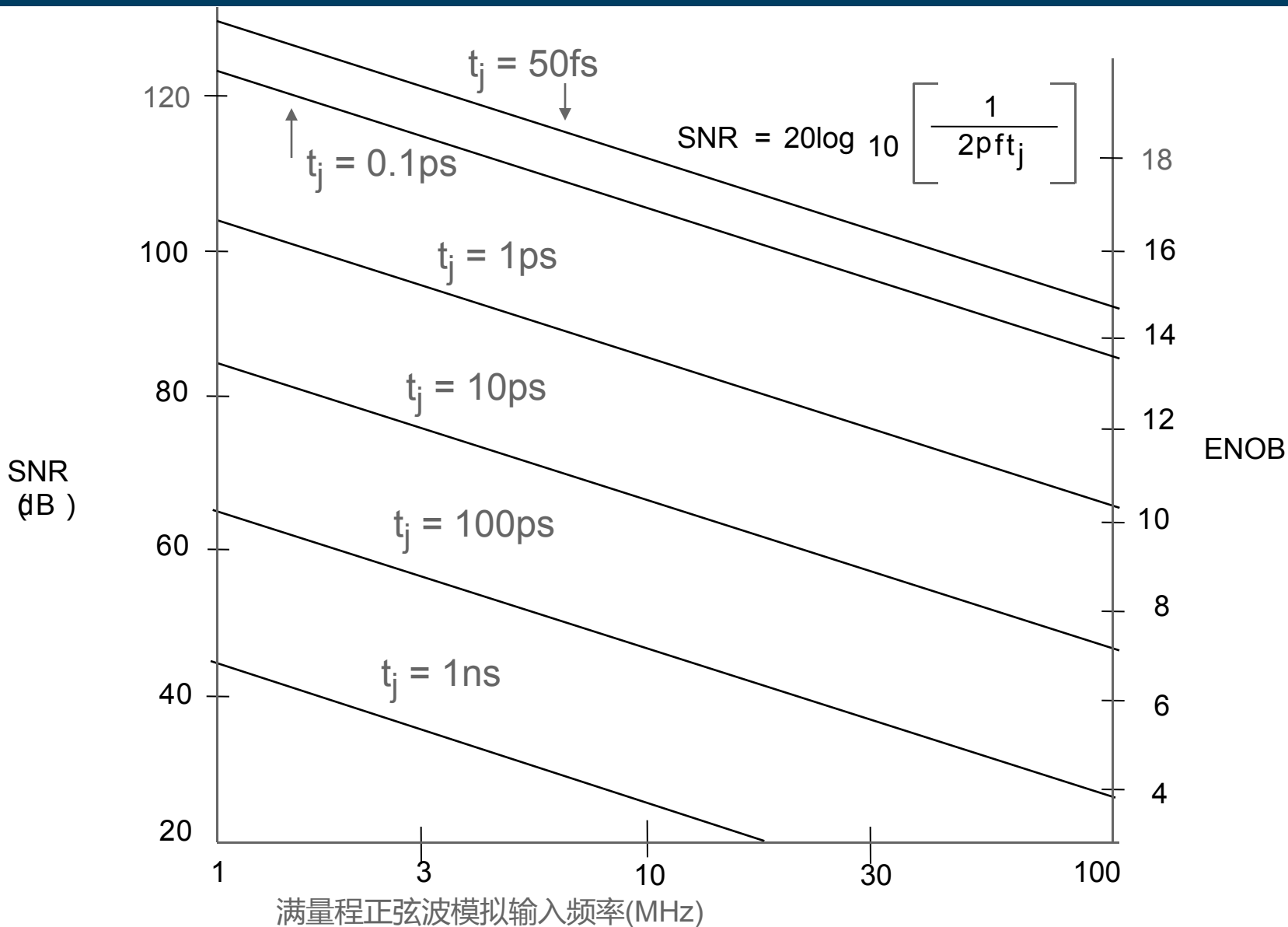
有效孔径延迟时间 相对于ADC输入测量



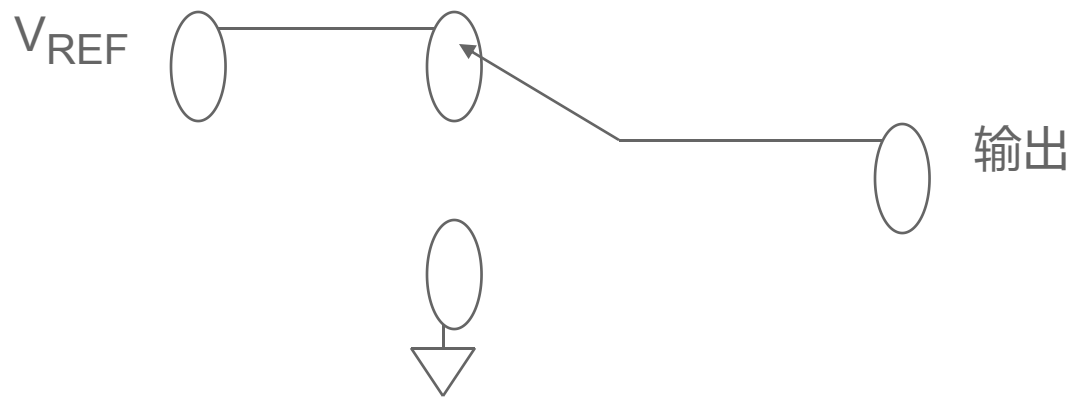
孔径抖动和采样时钟抖动的影响



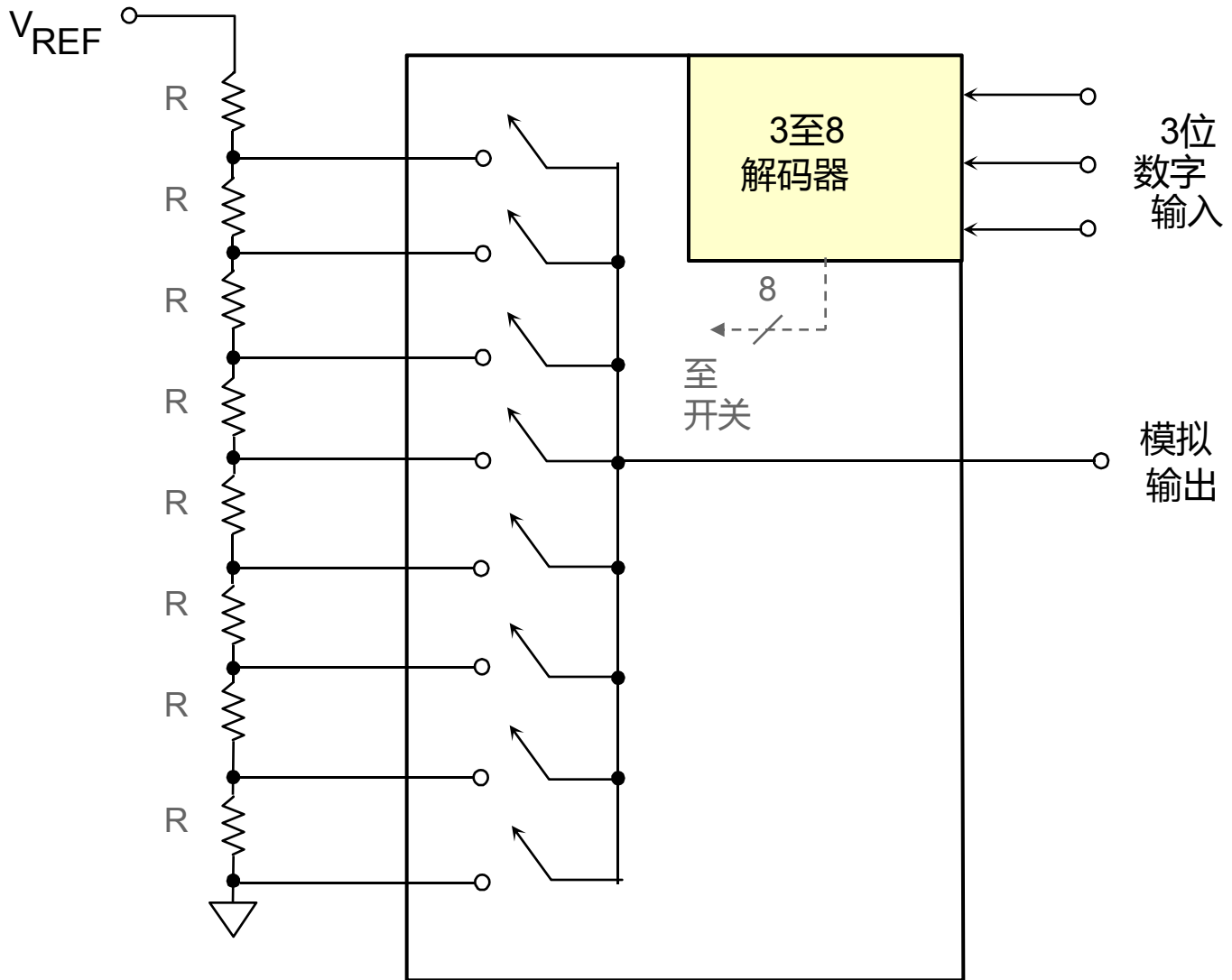
抖动引起的理论SNR和ENOB与满量程正弦波模拟输入频率之间的关系



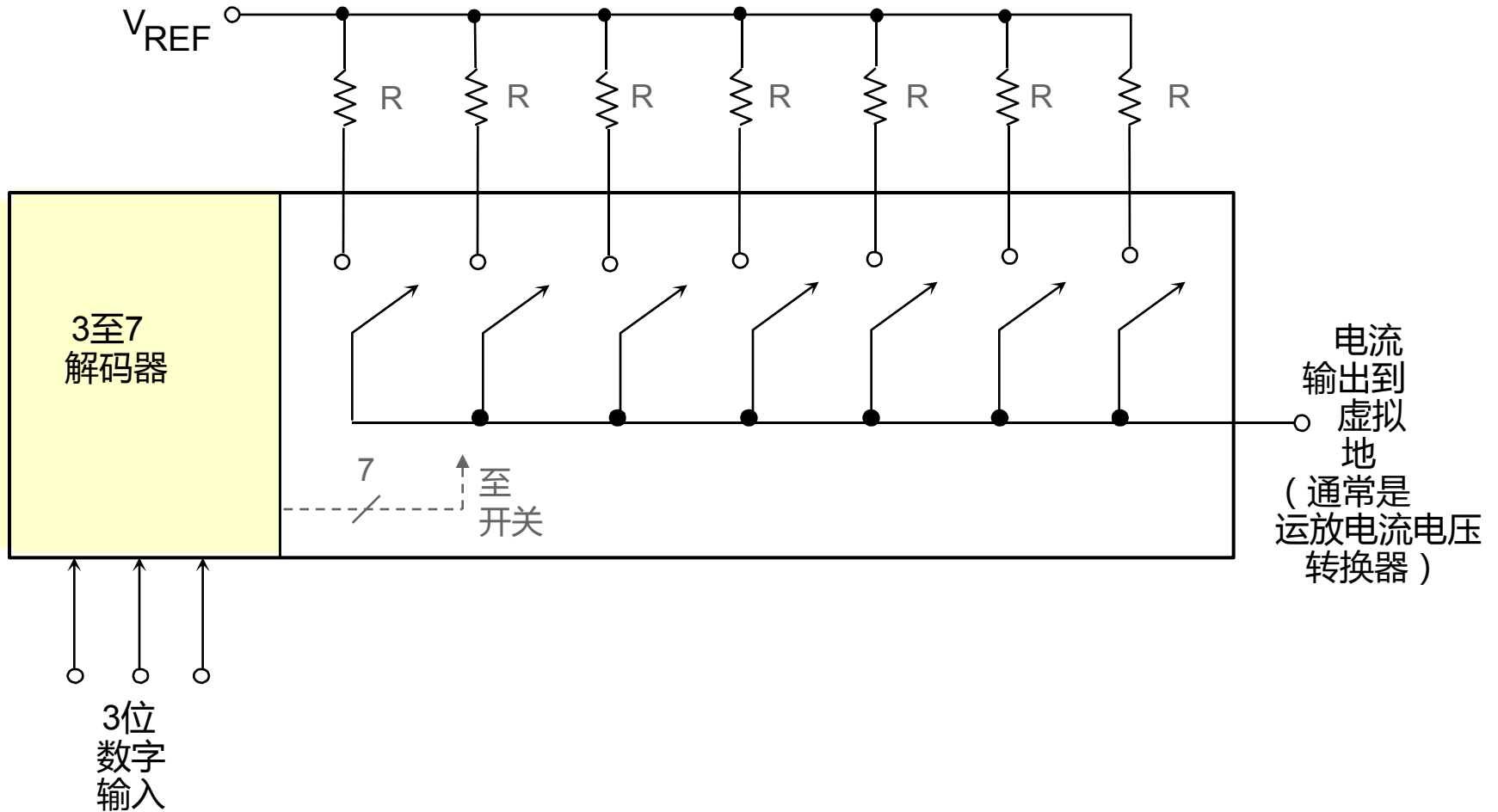
1位DAC： 转换开关（单刀双掷）



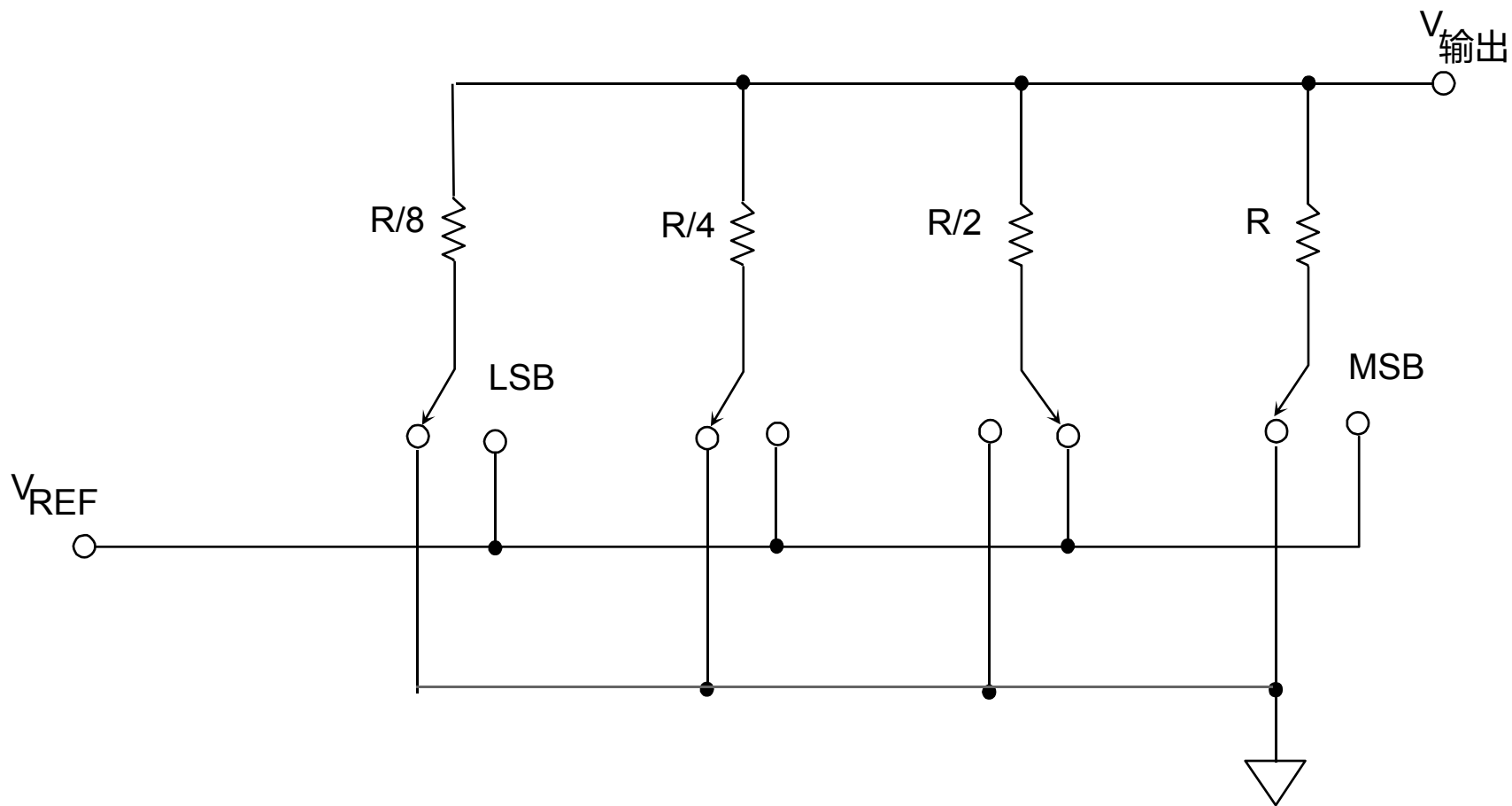
最简单的电压输出型温度计DAC： 开尔文分压器（AKA -“串DAC”）



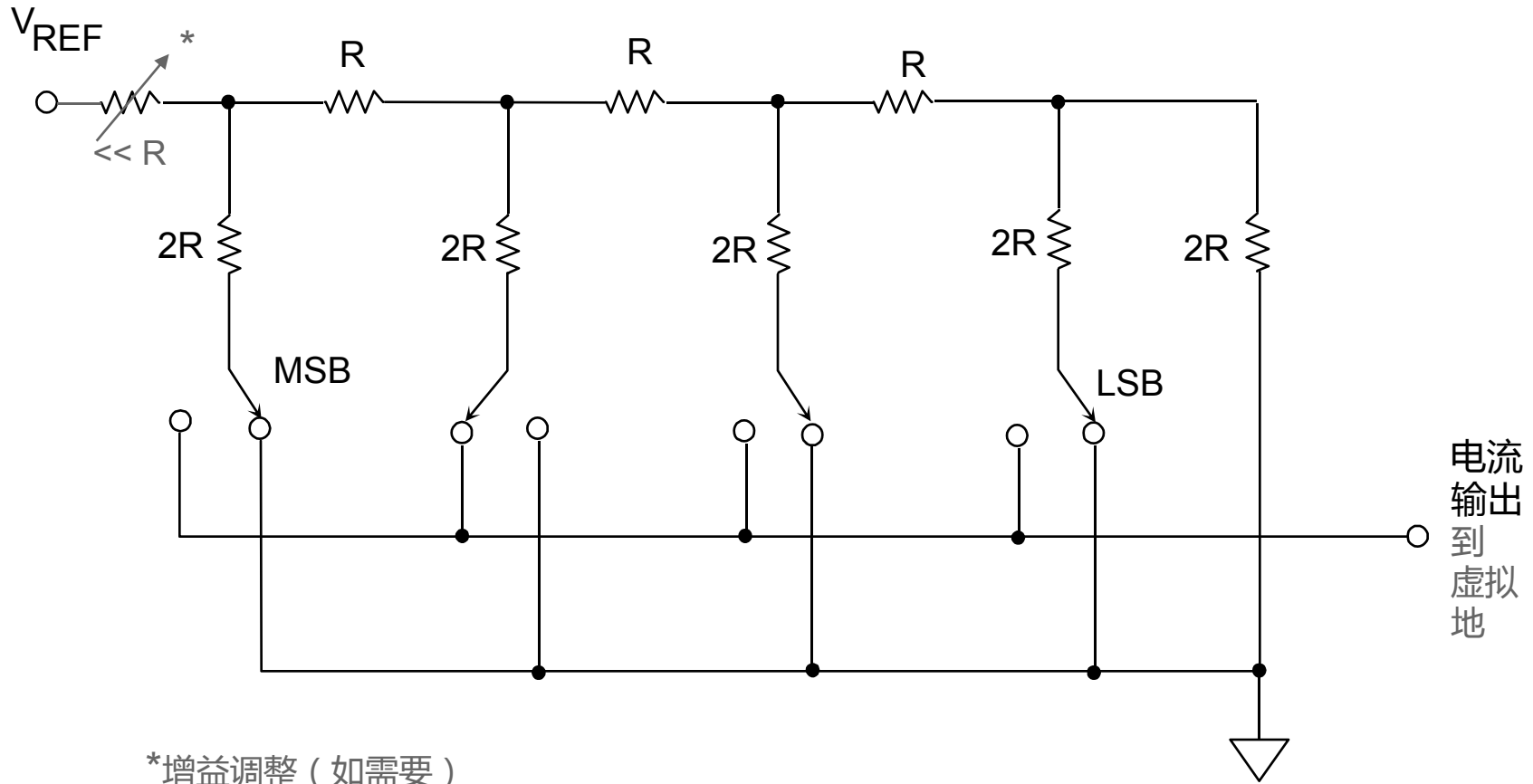
最简单的电流输出型 温度计（完全解码）DAC



电压模式二进制加权电阻DAC

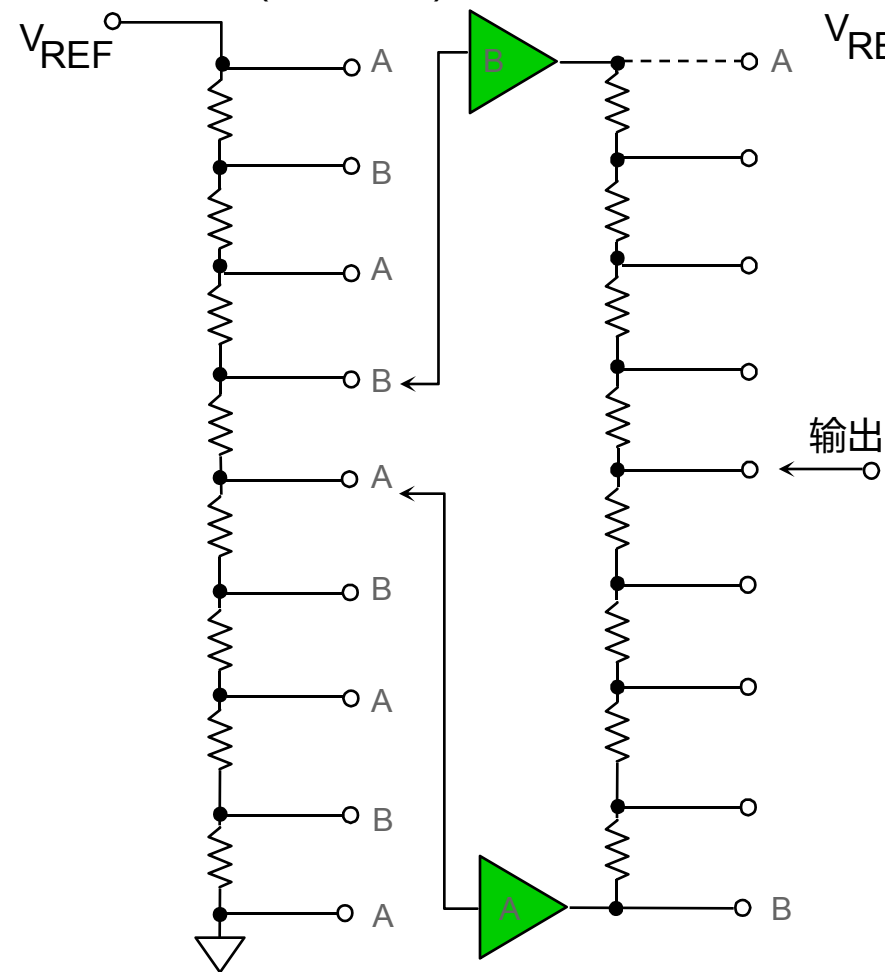


电流模式R-2R梯形 电阻网络DAC

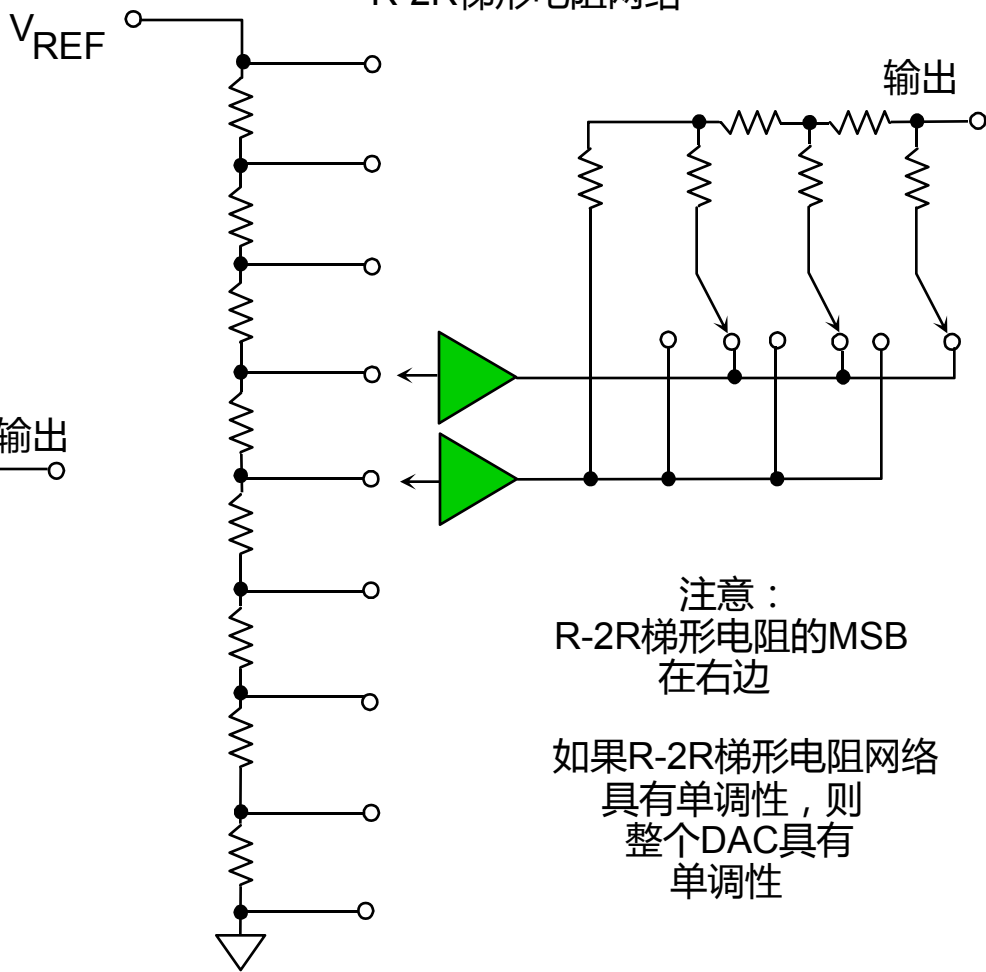


分段式电压输出DAC

(A) KELVIN-VARLEY分压器
（“串DAC”）



(B) 开尔文分压器和
R-2R梯形电阻网络

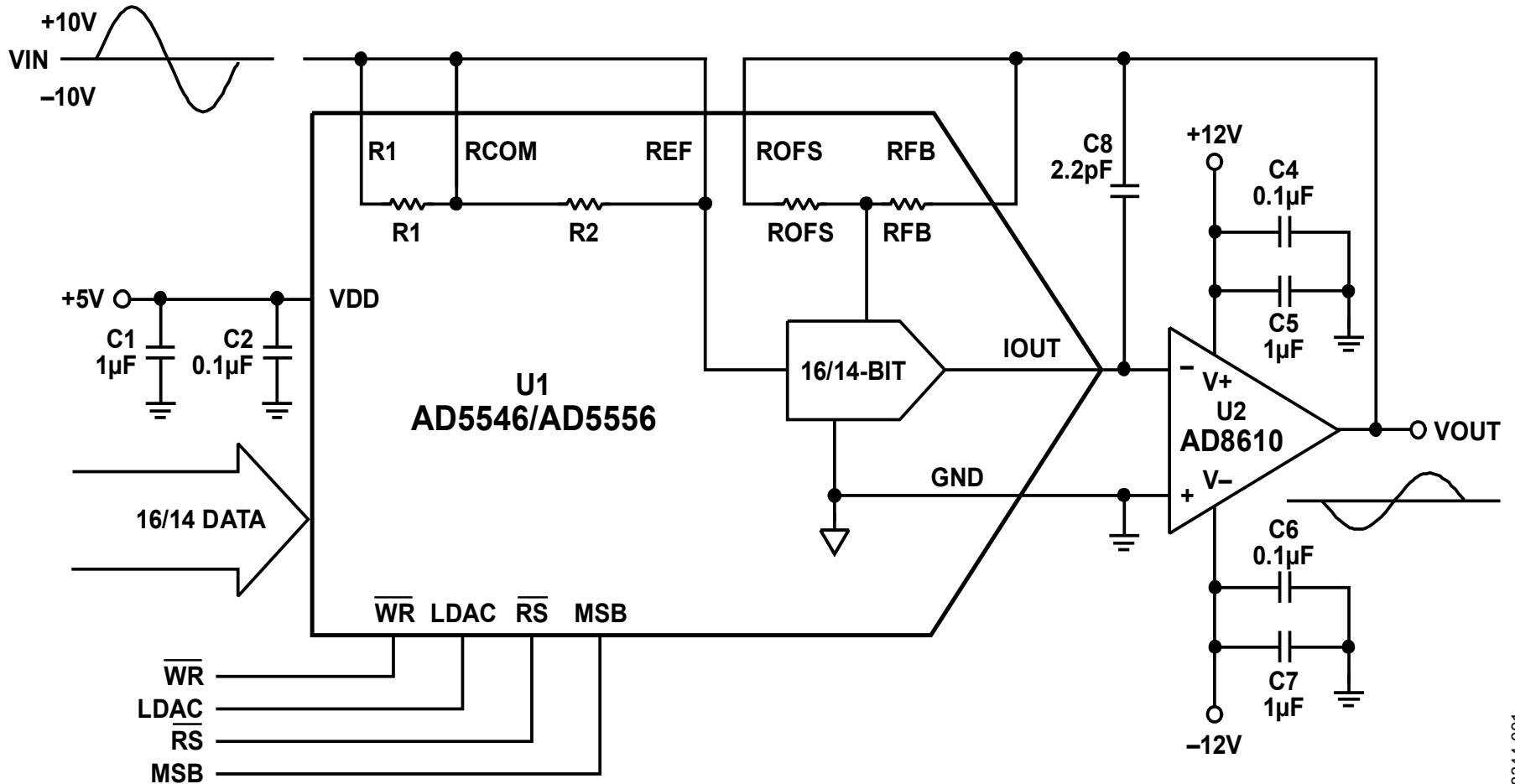


注意：
R-2R梯形电阻的MSB
在右边

如果R-2R梯形电阻网络
具有单调性，则
整个DAC具有
单调性

参考电路

乘法DAC衰减交流信号



数字电位器应用

▶ 放大器和其它器件调整

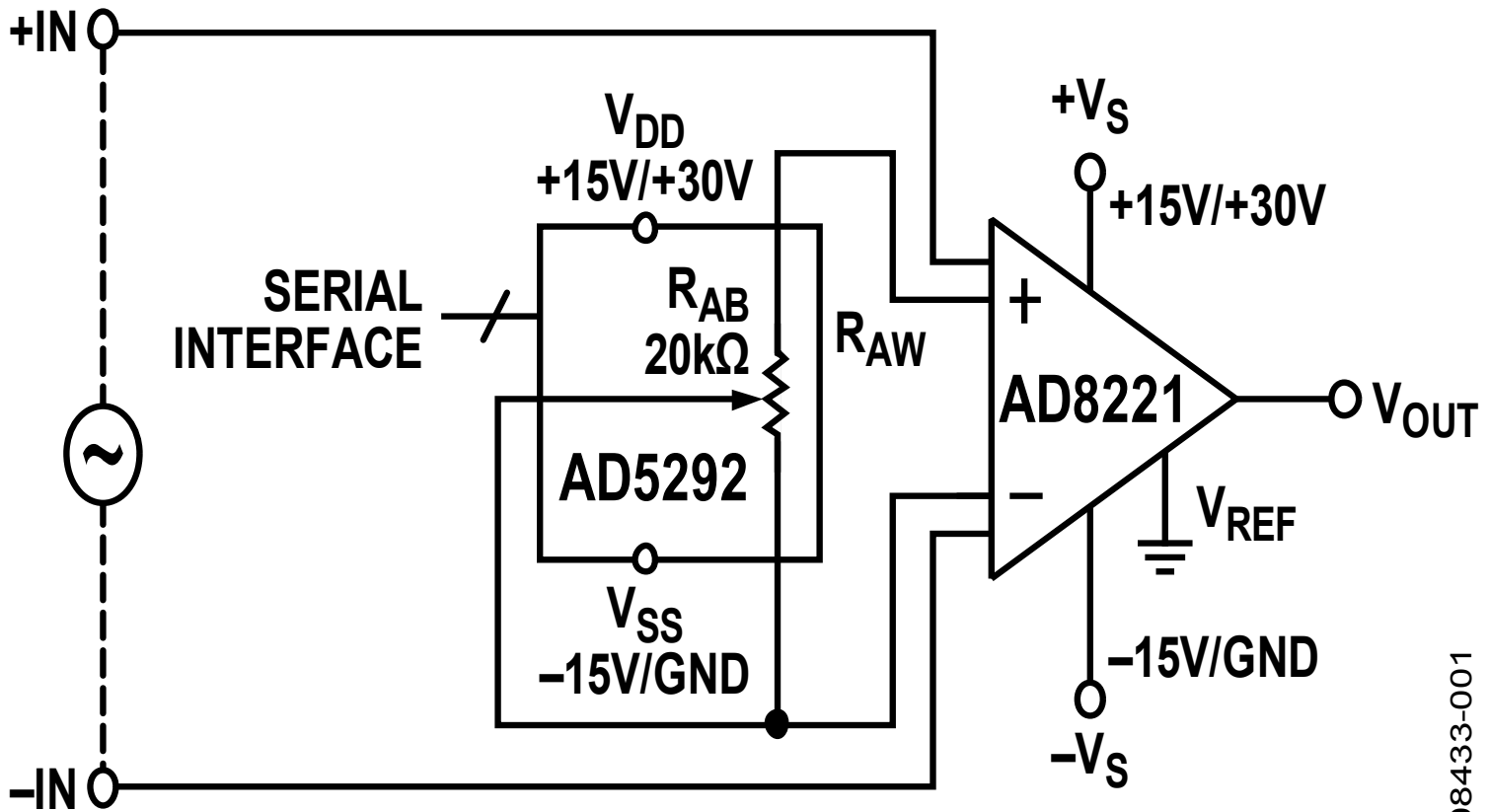
- 连接在失调调整引脚上
- 增益调整或精调

▶ 系统校准

- 数字电位器安装在系统中的重要位置
- 自动或手动调整系统
- 非易失性RAM设置在系统上电时恢复
- RAM可以是一次性编程或可重复编程
- 可以集中存储和传输设置，以便于重新调整系统

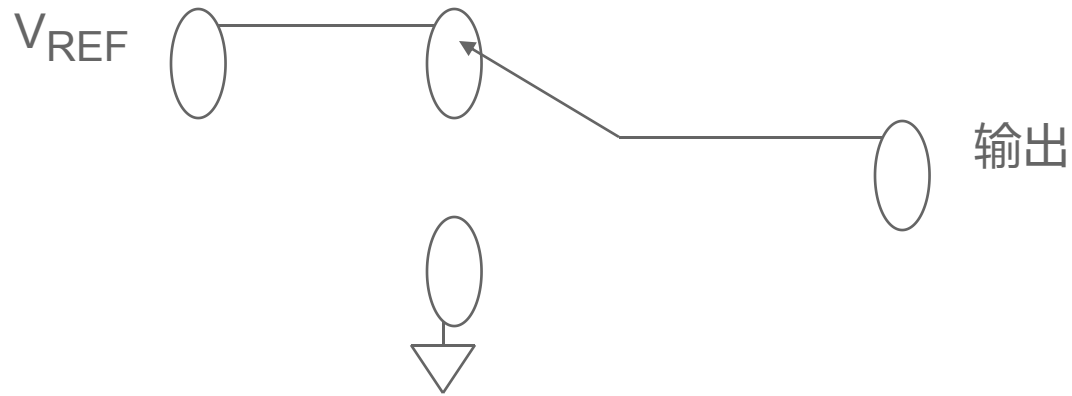
参考电路

数字电位器增益调整

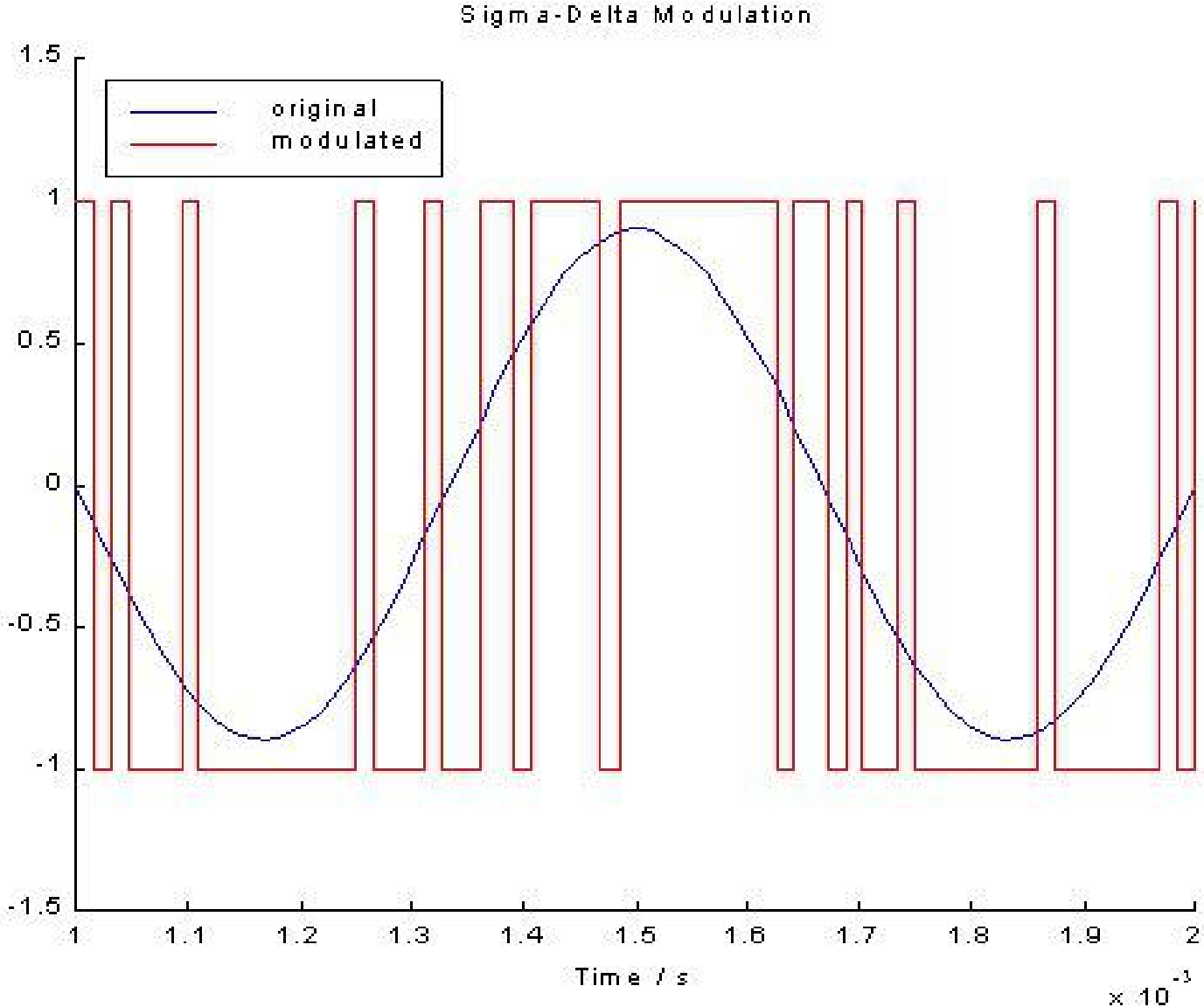


08433-001

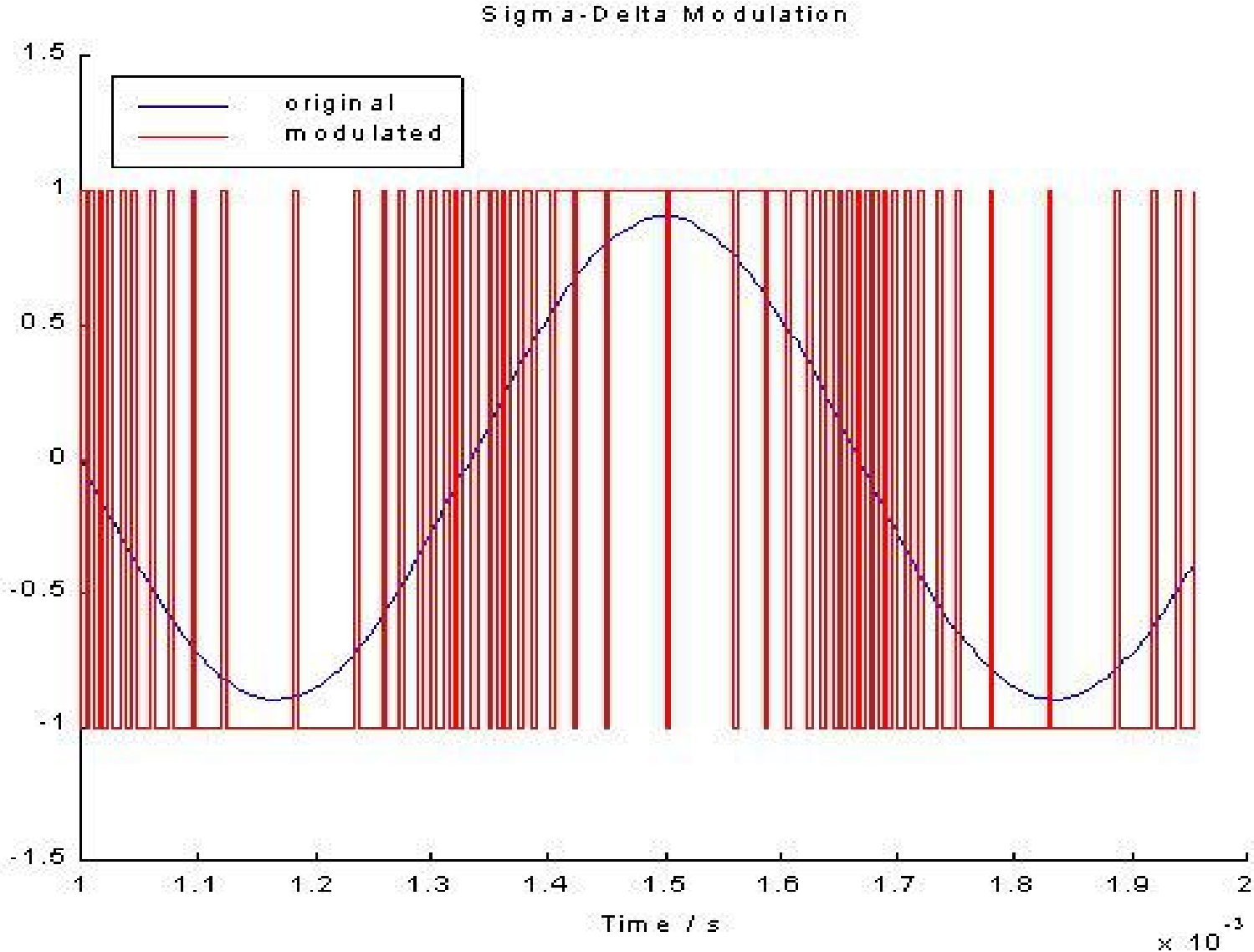
1位DAC： 高度复杂的数字音频DAC



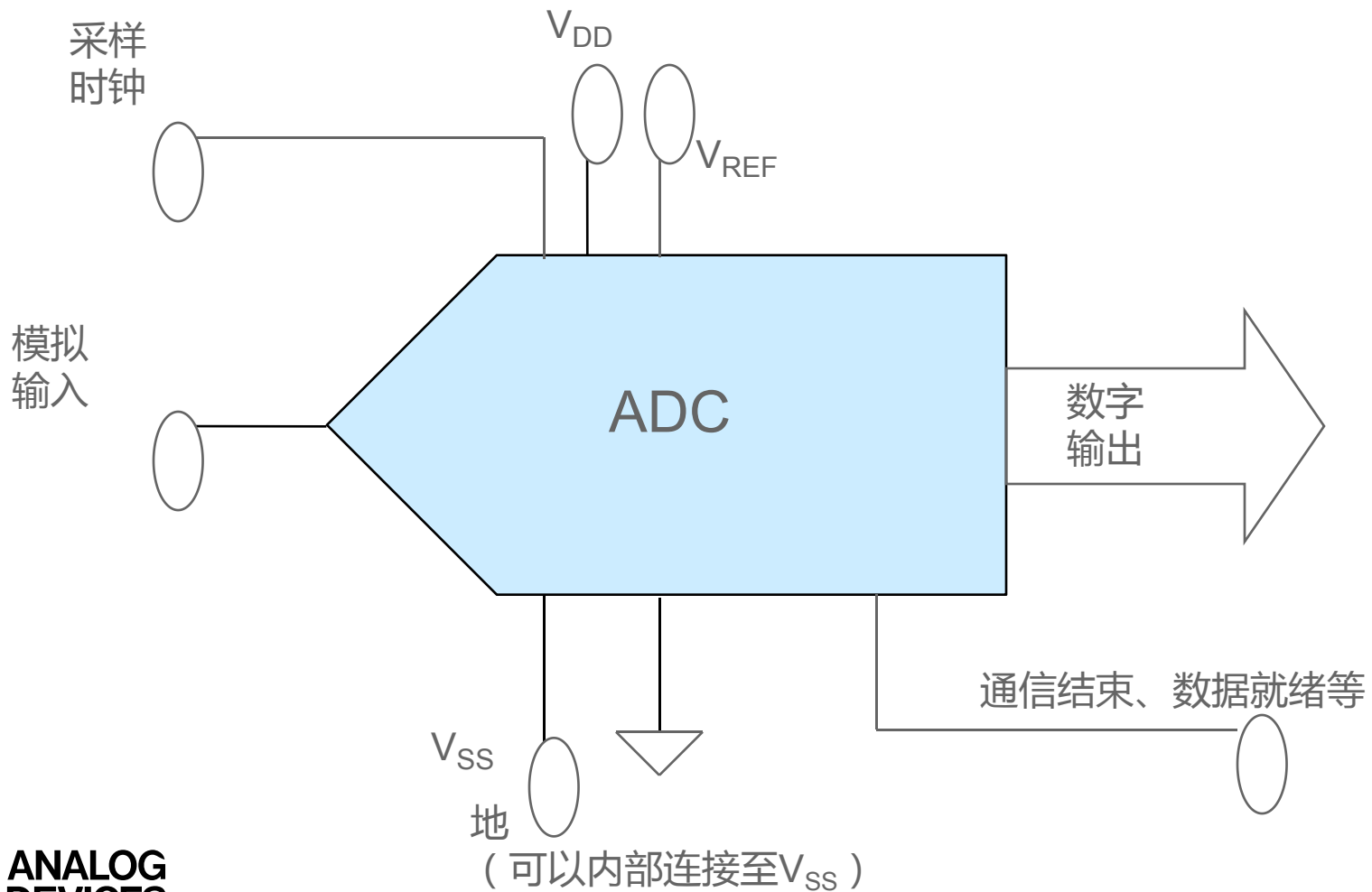
数据采集系统：采样和量化



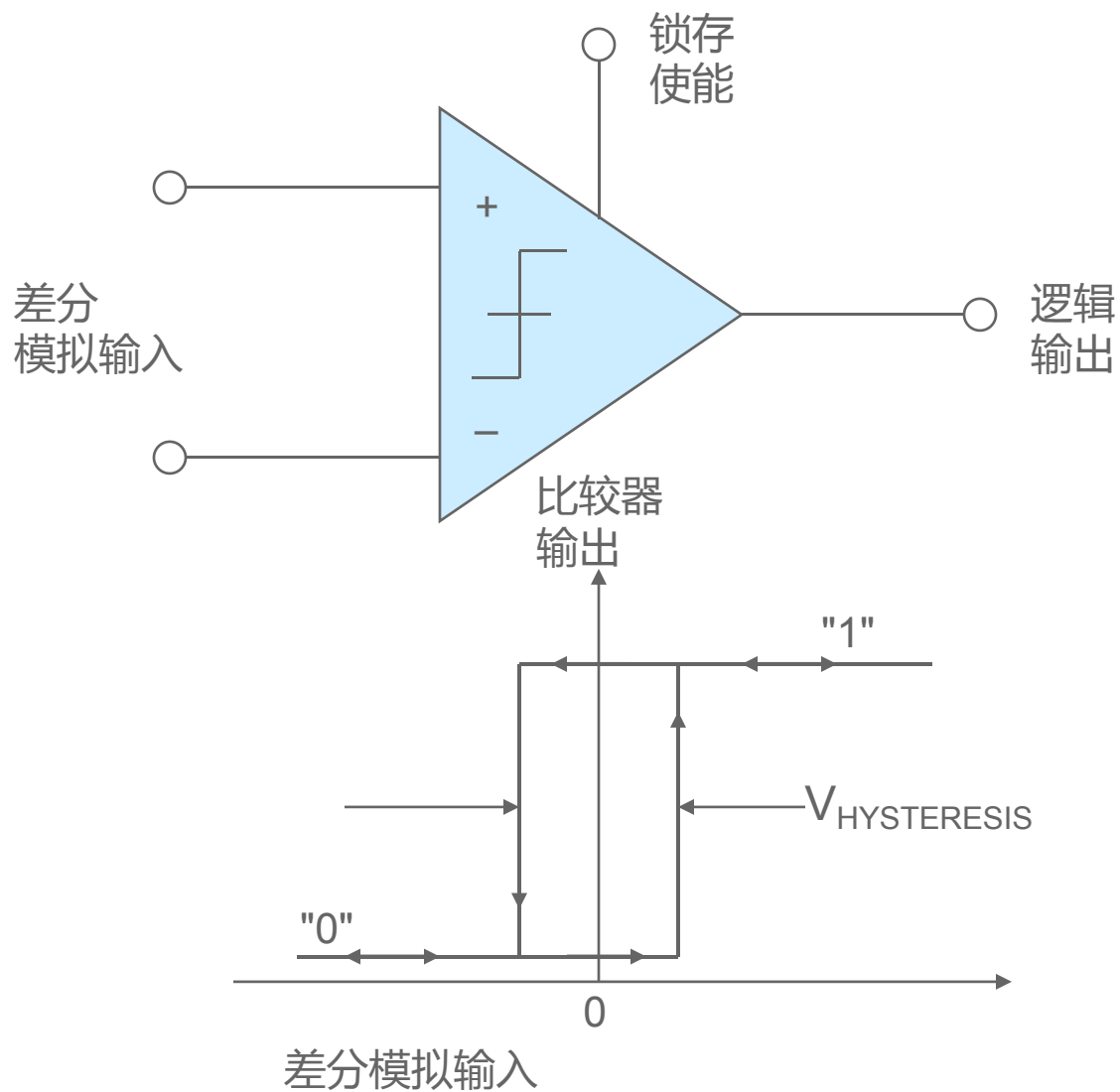
数据采集系统：采样和量化



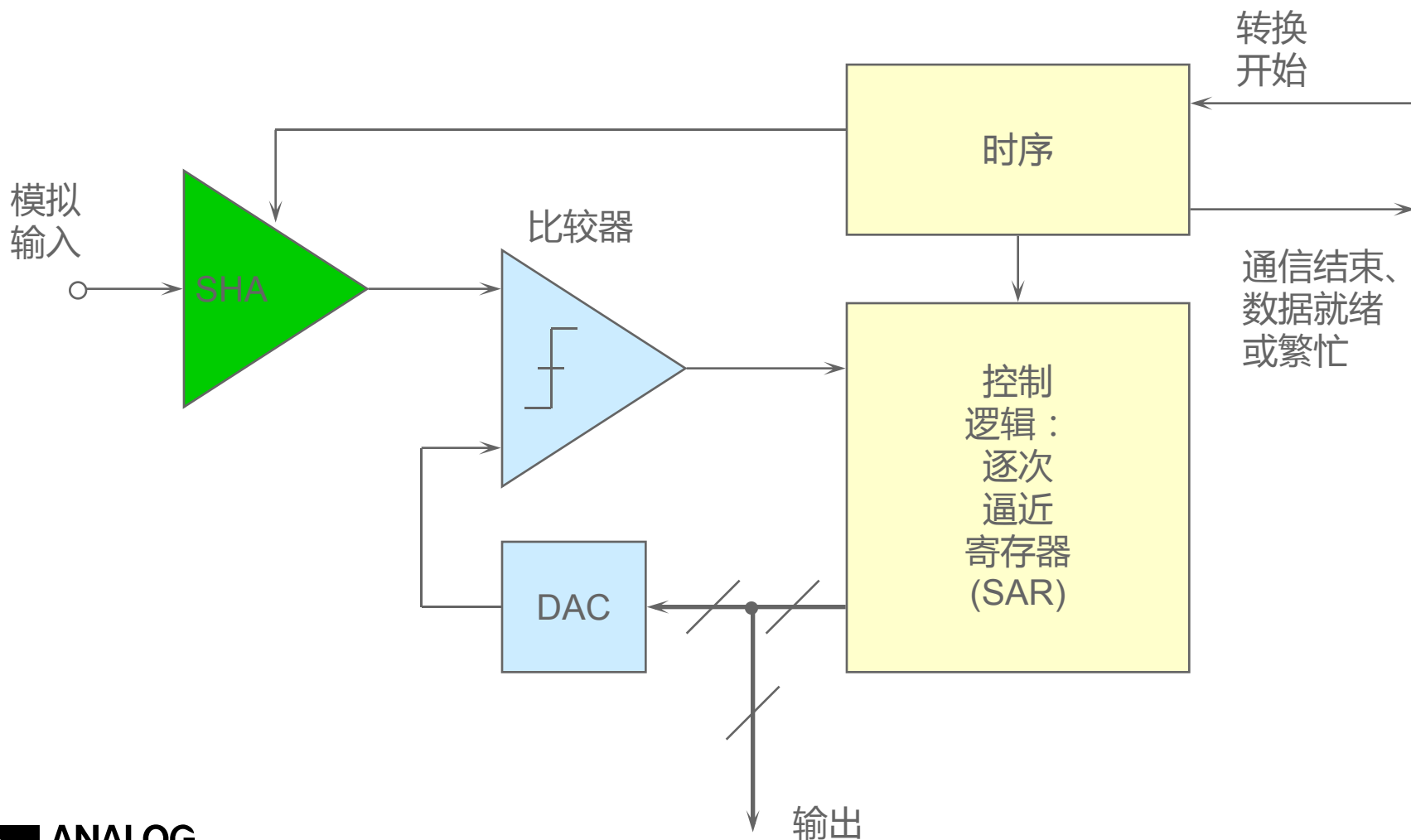
采用外部基准电压的基本ADC



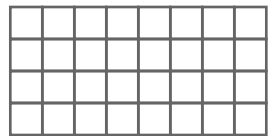
比较器：1位ADC



基本逐次逼近型ADC (反馈减损型ADC)

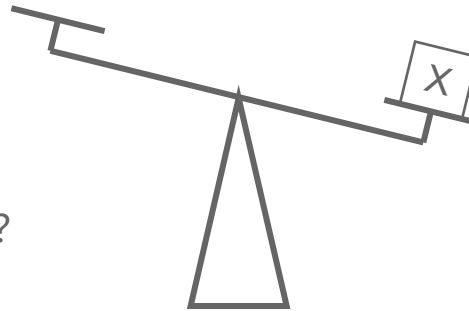


逐次逼近型ADC算法 使用二进制权重模拟



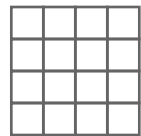
测试

$X \geq 32$?



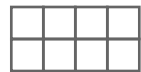
假设 $X = 45$

是 → 保留 32 → 1



$X \geq (32 + 16)$?

否 → 抛弃 16 → 0



$X \geq (32 + 8)$?

是 → 保留 8 → 1



$X \geq (32 + 8 + 4)$?

是 → 保留 4 → 1



$X \geq (32 + 8 + 4 + 2)$?

否 → 抛弃 2 → 0



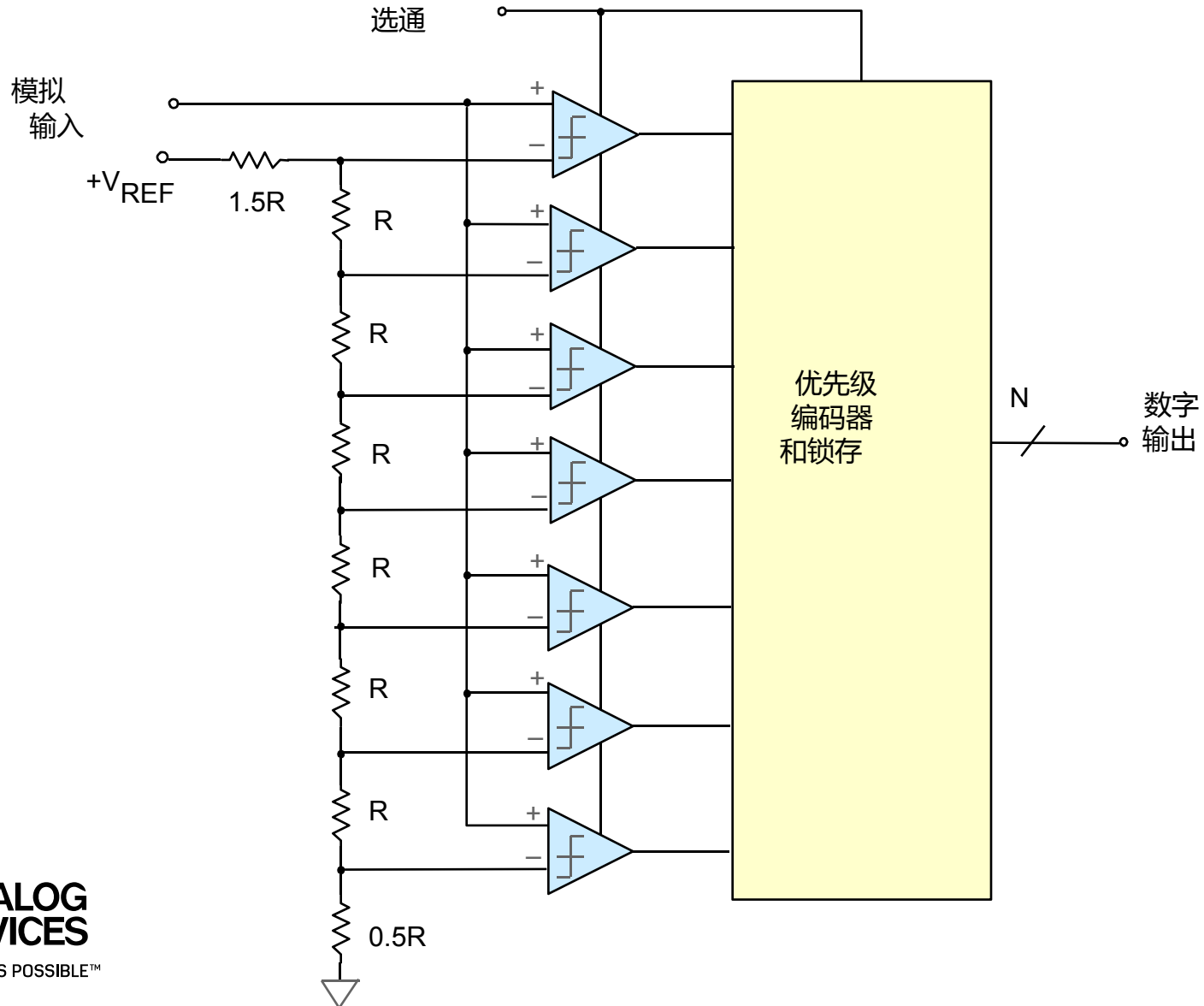
$X \geq (32 + 8 + 4 + 2 + 1)$?

是 → 保留 1 → 1

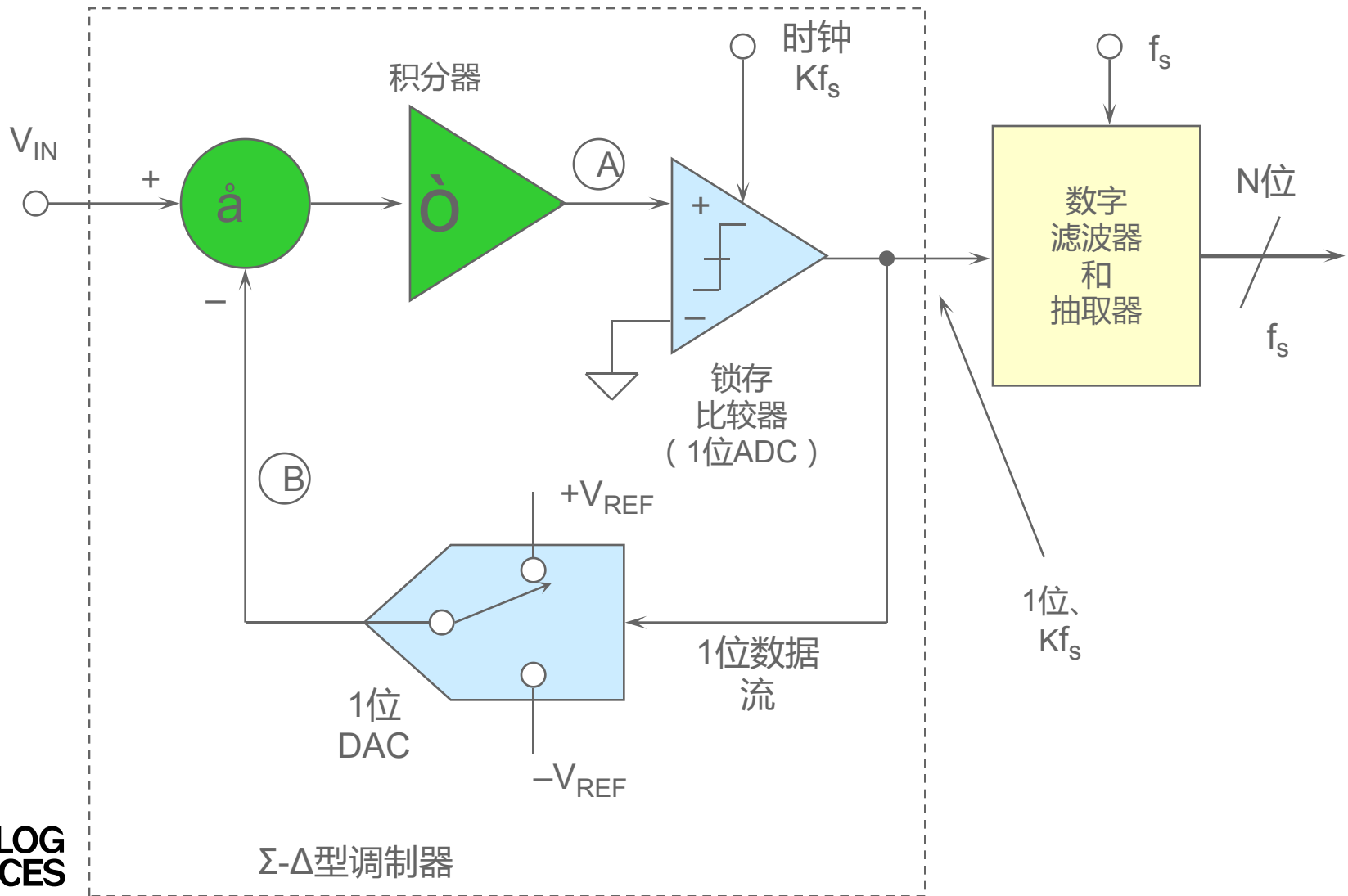
总计：

$$X = 32 + 8 + 4 + 1 = 45_{10} = 101101_2$$

3位全并行(Flash)转换器



Σ - Δ ADC - 一阶调制器



谢谢观看！

- ▶ ADI中国地区技术支持热线：4006 100 006
- ▶ ADI中国地区技术支持信箱：
china.support@analog.com
- ▶ ADI样片申请网址：
<http://www.analog.com/zh/sample>