

安路 (Anlogic) 线上研讨会

上海安路信息科技有限公司
2019

□ 器件特性

- EF3L40 & EF3L90
- EGALE

□ 市场应用

□ 公司介绍

□ 问答

EF3L40 & 90 – 特性

- ❑ 低功耗55nm工艺
- ❑ 单电源供电
- ❑ 灵活的逻辑结构
 - 自主专利LUT4/5混合逻辑架构
 - 共2种器件，规模从4800到9280LUTs
 - 最大用户IO数量达336
- ❑ 内置8Mb Flash
 - 无需外部配置器件
 - 支持快速上电启动
 - 支持Dual boot、Multi boot
- ❑ 支持分布式和嵌入式存储器
 - 最大支持74Kbits分布式存储器
 - 最大支持270Kbits嵌入块存储器
 - 专用FIFO控制逻辑
- ❑ 2个PLL
- ❑ 16个18*18 DSP
- ❑ 16路全局时钟
- ❑ 源同步输入/输出接口，支持DDRx1、DDRx2
- ❑ 高性能，灵活的输入/输出缓冲器
 - LVTTTL, LVCMOS(3.3/2.5/1.8/1.5/1.2V), PCI
 - LVDS, Bus-LVDS, LVPECL
 - LVDS接口高达1Gbps
 - 支持热插拔
- ❑ 增强安全设计保护
 - 每个芯片拥有唯一的64位DNA
 - 支持位流AES加密
- ❑ 配置模式
 - MSPI模式
 - 从串、从并、主并
 - JTAG模式 (IEEE-1532)
- ❑ 兼容型号
 - MachXO2-4000HC
 - MachXO3LF-6900

EF3L40 & 90 – 选型表



Series	Device	LUTs	DFFs	Dis-RAM (Kbs)	BRAM		DSP	PLL	Flash	MAX user IO
					9K	Total(Kbits)				
L	EF3L40	4800	4800	38	15	135	8	2	8Mb	280
	EF3L90	9280	9280	74	30	270	16	2	8Mb	336

Packages	EF3L40	EF3L90
caBGA400 (17x17, 0.8mm pitch)		336/168
caBGA332(17x17, 0.8mm pitch)	280/140	

备注：336/168表示用户可用IO数/用户可用差分输出（LVDS）对

❑ 低功耗器件

- 55nm 高性能低功耗工艺
- 静态功耗低至5mA

❑ 灵活的逻辑结构

- 自主专利LUT4/5混合逻辑架构
- 规模从8640到19600 LUTs
- 最大用户IO数量达193

❑ 支持分布式和嵌入式存储器

- 最大支持156Kbits分布式RAM
- 最大1.1Mbits嵌入块存储器
- 专用FIFO控制逻辑

❑ 合封大容量DRAM

- SDRAM, 2M*32bits
- DDR-RAM, 8M*16bits

❑ 嵌入式硬核IP

- 4个PLL
- 29个18*18 DSP
- ADC
 - ✓ 8bit逐次逼近寄存器型 (SAR)
 - ✓ 8个模拟输入
 - ✓ MHz采样速率 (MSPS)

❑ 增强安全设计保护

- 每个芯片拥有唯一的64位DNA

❑ 替换型号

- Xilinx XC6SLX16/25
- Altera EP4CE15/22
- Lattice ECP3-17

General feature	EAGLE_10	EAGLE_20
Number of LUTs	8,640	19,600
Number of FFs	8,640	19,600
Equivalent Number of LUTS	10,368	23,520
Number of Dis-Ram bits	69,120	156,800
Number of BRAM9K	48	64
Number of BRAM32K	2	16
Total BRAM bits	507,904	1,114,112
Number of DSP	21	29
PLL	2	4

EAGLE FPGA封装

Packages	EAGLE_10	EAGLE_20
144 TQFP (20x20, 0.5mm pitch)	95/23	
256 fpBGA (17x17, 1.0mm pitch)	184/92	193/89

备注：193/89表示用户可用IO数/用户可用差分输出（LVDS）对

EG4S、EG4D(内置大容量DRAM) – 选型表

General feature	EG4S20NG88	EG4S20BG256	EG4D20EG176
Number of LUTs	19,600	19,600	19,600
Number of FFs	19,600	19,600	19,600
Equivalent Number of LUTS	23,520	23,520	23,520
Number of Dis-Ram bits	156,800	156,800	156,800
Number of BRAM9K	64	64	64
Number of BRAM32K	16	16	16
Total BRAM bits	1,114,112	1,114,112	1,114,112
Number of DSP	29	29	29
PLL	3	4	4
EM SDRAM	2Mx32bits	2Mx32bits	8Mx16bits

EG4S、EG4D 封装

Packages	EG4S20NG88	EG4S20BG256	EG4D20EG176
QFN88 (10x10, 0.4mm pitch)	71/14		
BGA256 (17x17, 1.0mm pitch)		193/89	
TQFP176 (20x20, 0.4mm pitch)			135/41

备注：135/41表示用户可用IO数/用户可用差分输出（LVDS）对

优势价值

逻辑容量

- LEs容量比竞争器件多50%
- BRAM容量比竞争器件多80%
- 更多共享IO
- 集成12bit 1Msps SAR ADC

性能速度

- 1Gbps 高速LVDS接口
- 16路高性能全局时钟
- 4个PLL

功能特性

- 集成专用电源管理功能，提供可靠性电源监控解决方案
- AES位流加密，64bit芯片DNA，确保用户代码安全
- 多重启动功能，实现灵活配置

灵活封装

- 封装兼容，可不改PCB直接替换
- 两个供应商降低风险

- ❑ LED显示屏
- ❑ 安防市场
- ❑ 工业自动化
- ❑ 通信领域
- ❑ Others

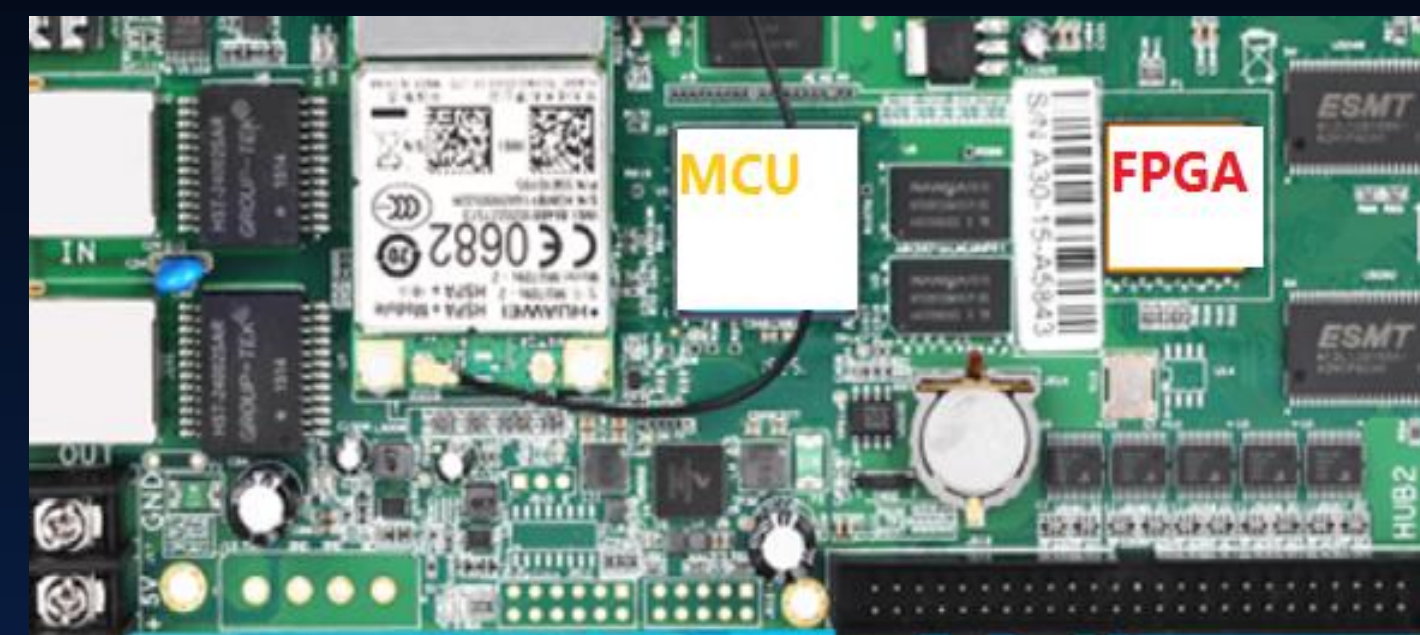
□ LED异步控制系统架构

- 远程控制终端
- 异步播放盒
- LED屏体及控制卡



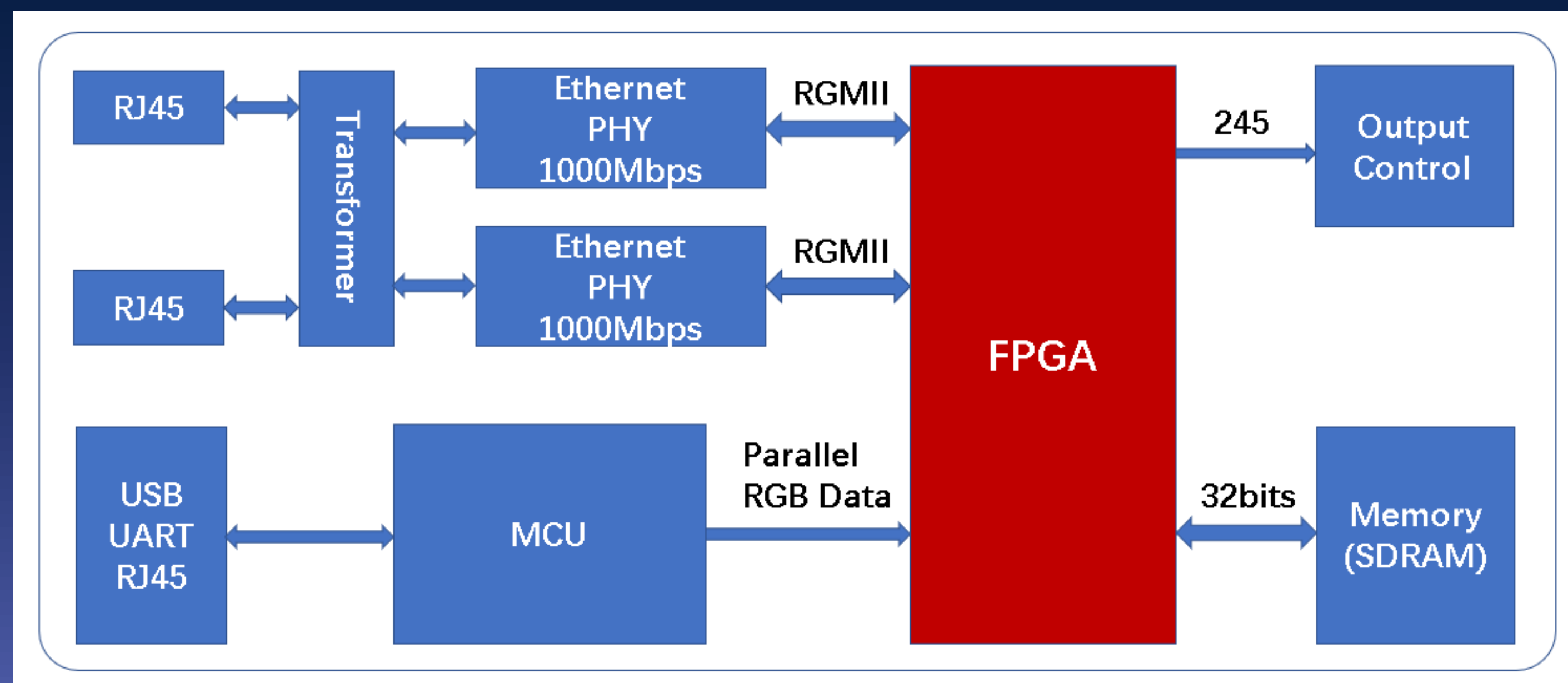
□ 异步卡功能点

- 视频源数据接收、缓存和变换等处理
- 并行数据输出与屏幕驱动
- 视频数据以太网打包



□ ELF3优势

- 更多用户IO
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级
- 无需外部配置器件，节省PCB空间



安防监控系统



□ 前端视频采集

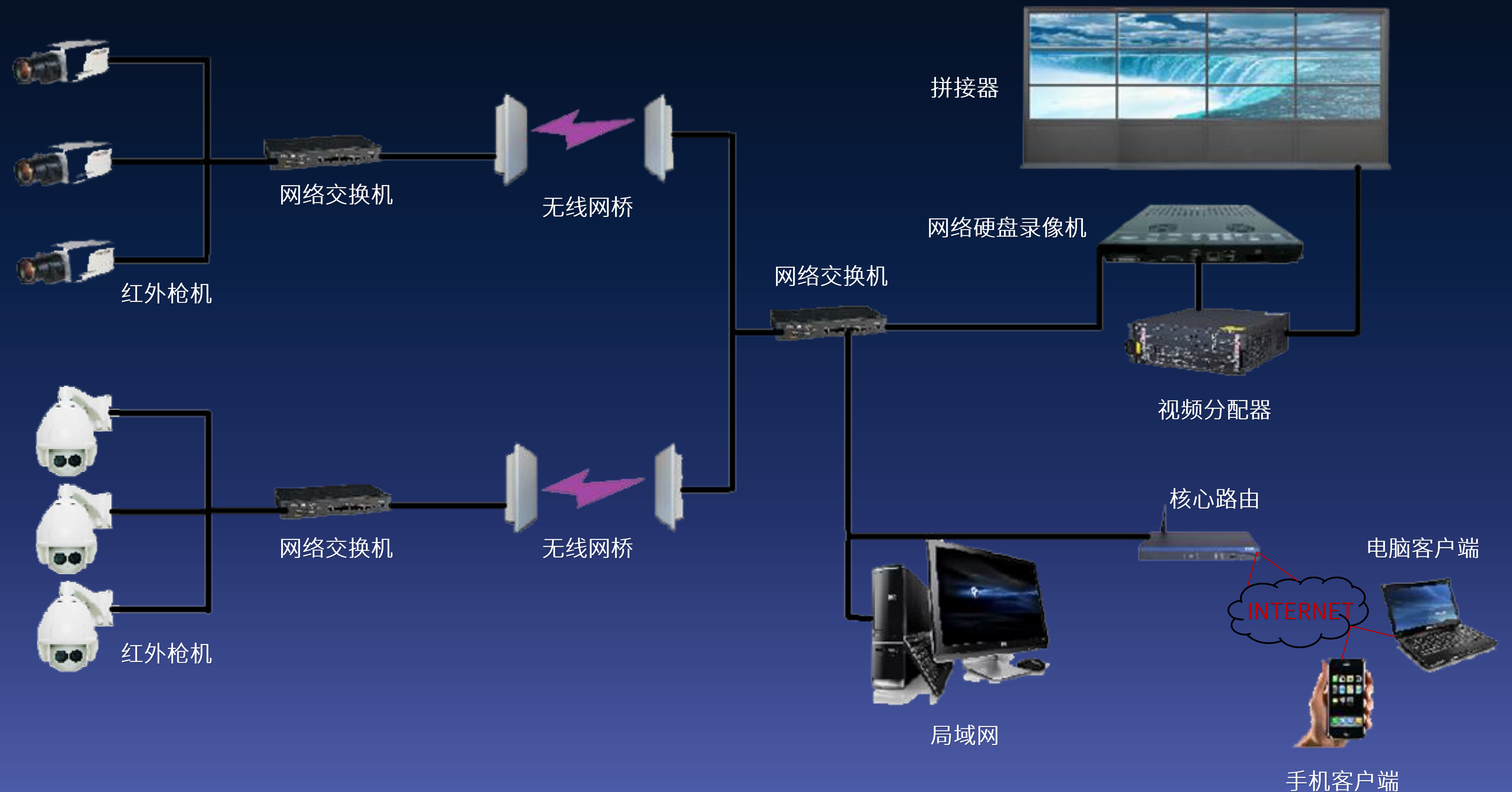
- Camera
- 视频流压缩编码

□ 中端信息传输

- 网络IP
- SDI、光纤传输

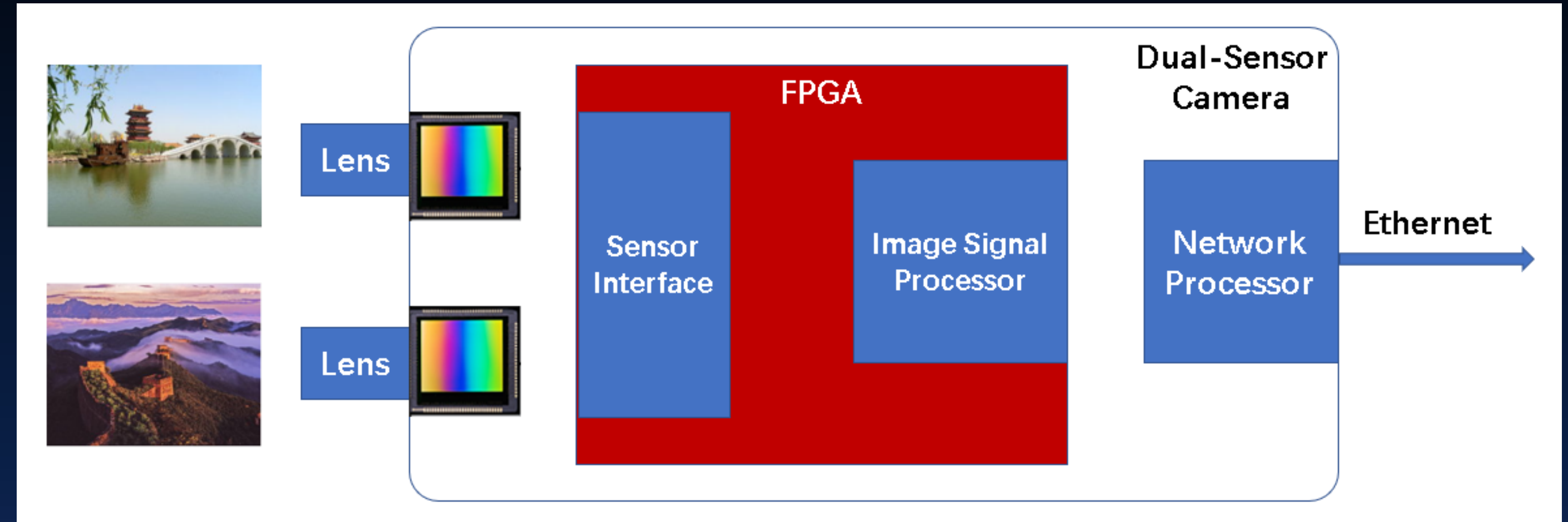
□ 后端控制中心

- DVR
- 视频分析及处理
- 视频拼接显示



□ 图像采集与显示功能点

- Parallel、MIPI CSI、Sub-LVDS、HiSPI等接口图像接收
- LVDS、MIPI DSI、BT1120/BT656图像输出
- USB3.0、SDIO、以太网图像存储与传输
- 视频旋转、拼接处理

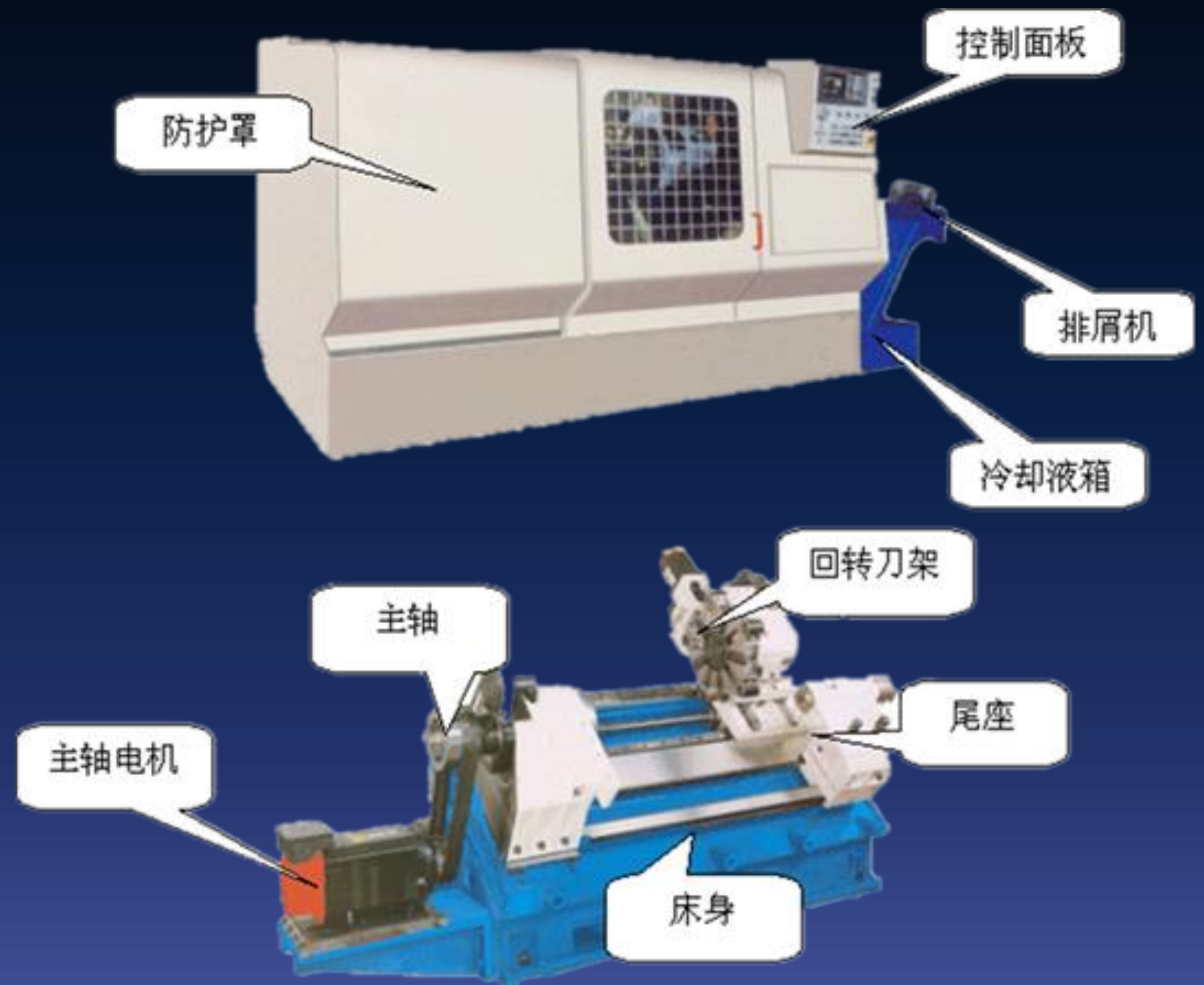


□ ELF3优势

- 高达1Gbps MIPI IO速率
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级
- 无需外部配置器件，节省PCB空间

□ 数控机床

- 控制系统：用于数控机床的运算、管理和控制
- 伺服系统：根据控制系统的指令驱动机床，使刀具和零件执行数控代码规定的运动
- 检测系统：是检测机床执行件的位移和速度变化量，并反馈到输入端进行比较，根据其差别调整机床运动
- 机械传动系统：是由进给伺服驱动元件至机床执行件之间的机械进给传动装置
- 辅助系统组成：固定循环（能进行各种多次重复加工）、自动换刀（传动间隙补偿机械传动系统产生的间隙误差）等等

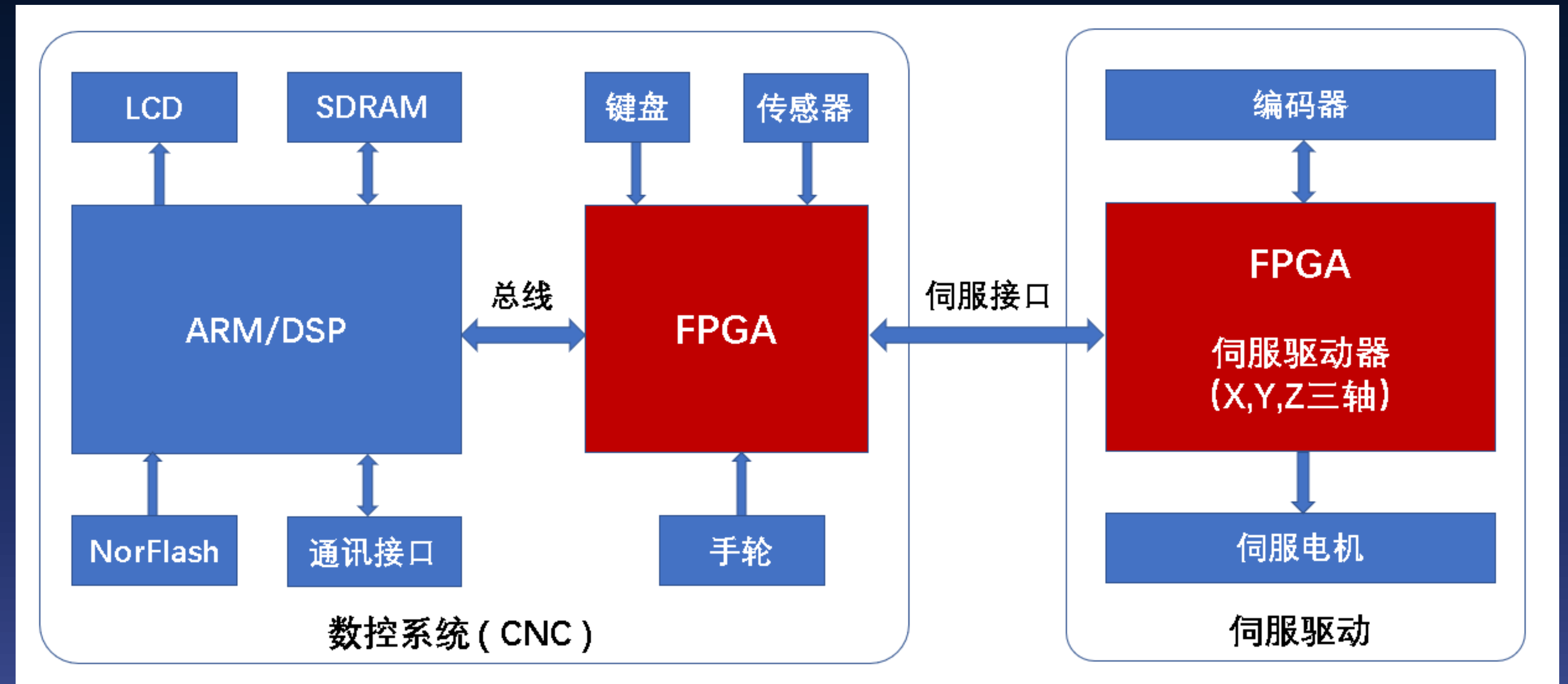


□ 模拟通信与伺服驱动FPGA功能点

- 外围接口控制
- SVPWM伺服驱动
- 编码器接口通信
- RS485/工业以太网

□ ELF3优势

- 9K LUT资源
- 更多用户IO
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级
- 无需外部配置器件，节省PCB空间



□ 板级管理FPGA功能点

- 电平转换
- IO扩展
- 上电/复位控制
- 常见接口扩展
- UART,I2C,SPI,LPC,PCI接口控制

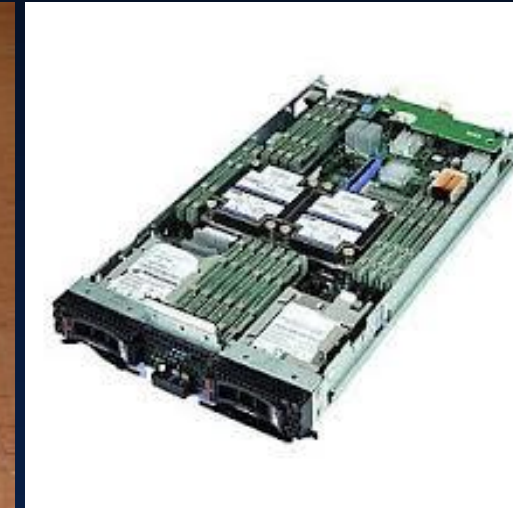
□ ELF3优势

- 快速上电启动
- 更多用户IO
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级
- 支持AES位流加密

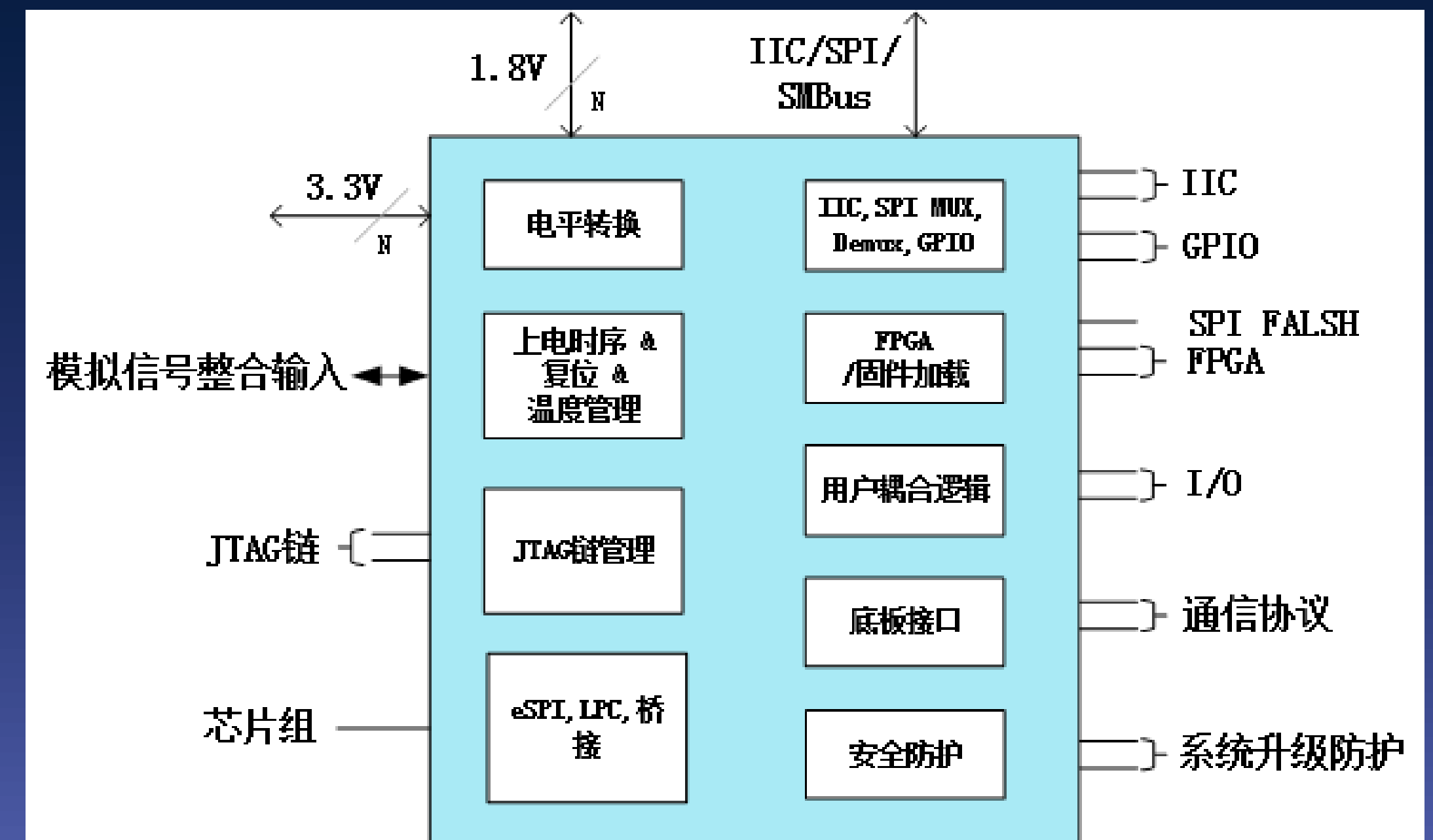
Switches, Routers



Servers



Storage,
Networking
& Industrial boards

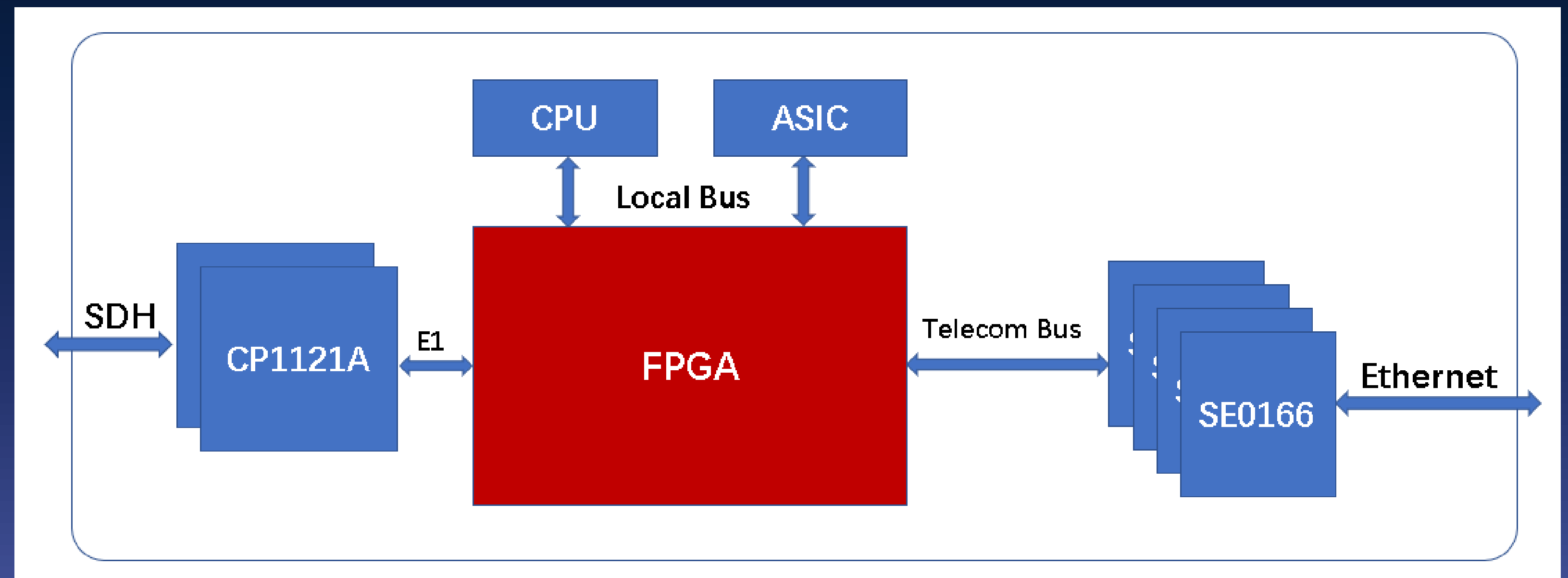


以太网转换器FPGA功能点

- CPU通信接口矩阵
- E1/Telecom总线桥接
- 转换模式切换（不同工作频率，接口对应关系不同） 时钟处理

ELF3优势

- 9K LUT资源
- 更多用户IO
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级

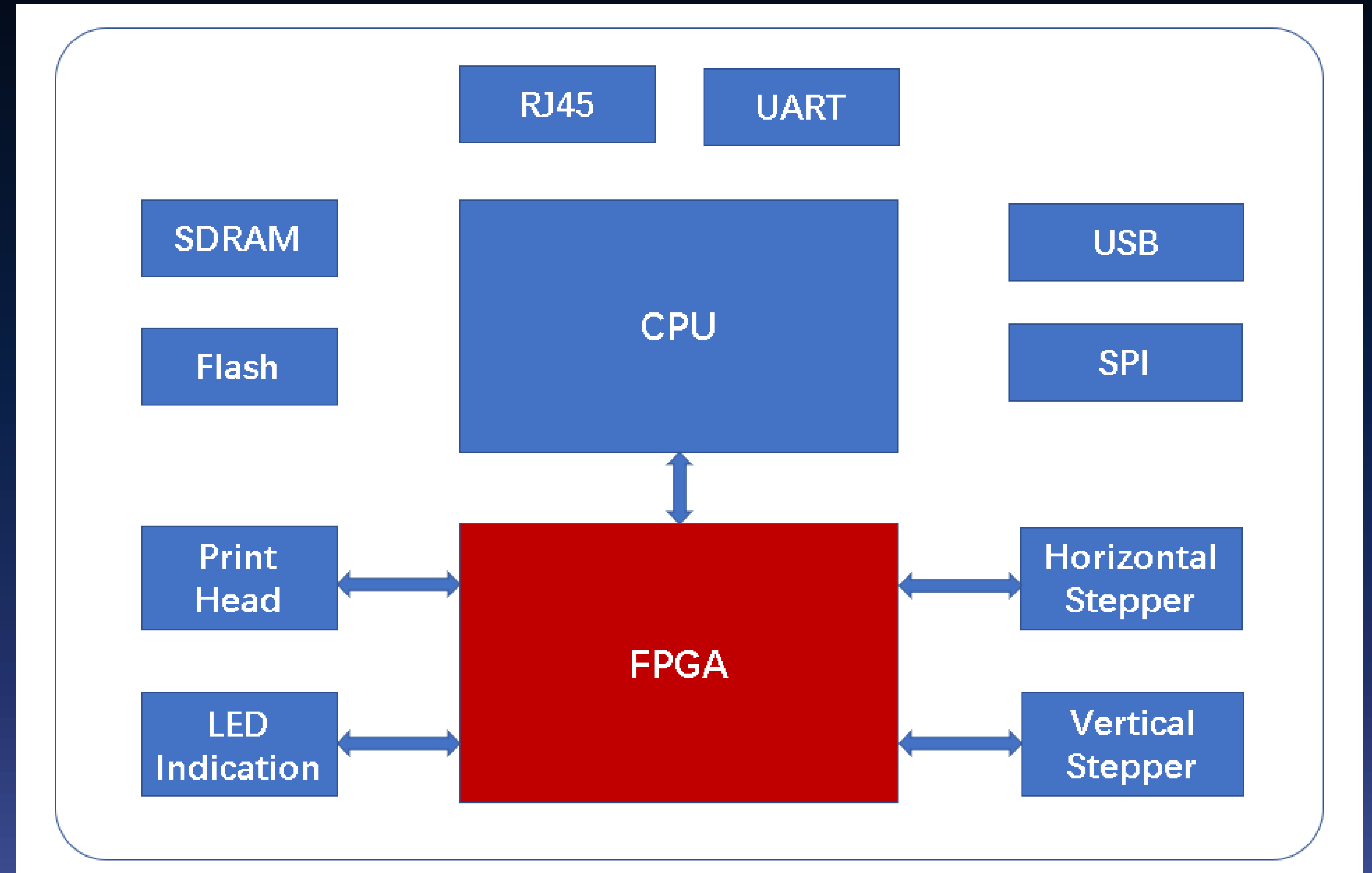


□ 针式打印设备FPGA功能点

- 与MCU通讯
- 扩展IO及控制打印头
- 控制横向纵向马达
- LED状态指示
- 安全加密

□ ELF3优势

- 更多用户IO
- 单电源供电
- Dual boot/Multi boot
- 支持远程升级
- 支持AES位流加密



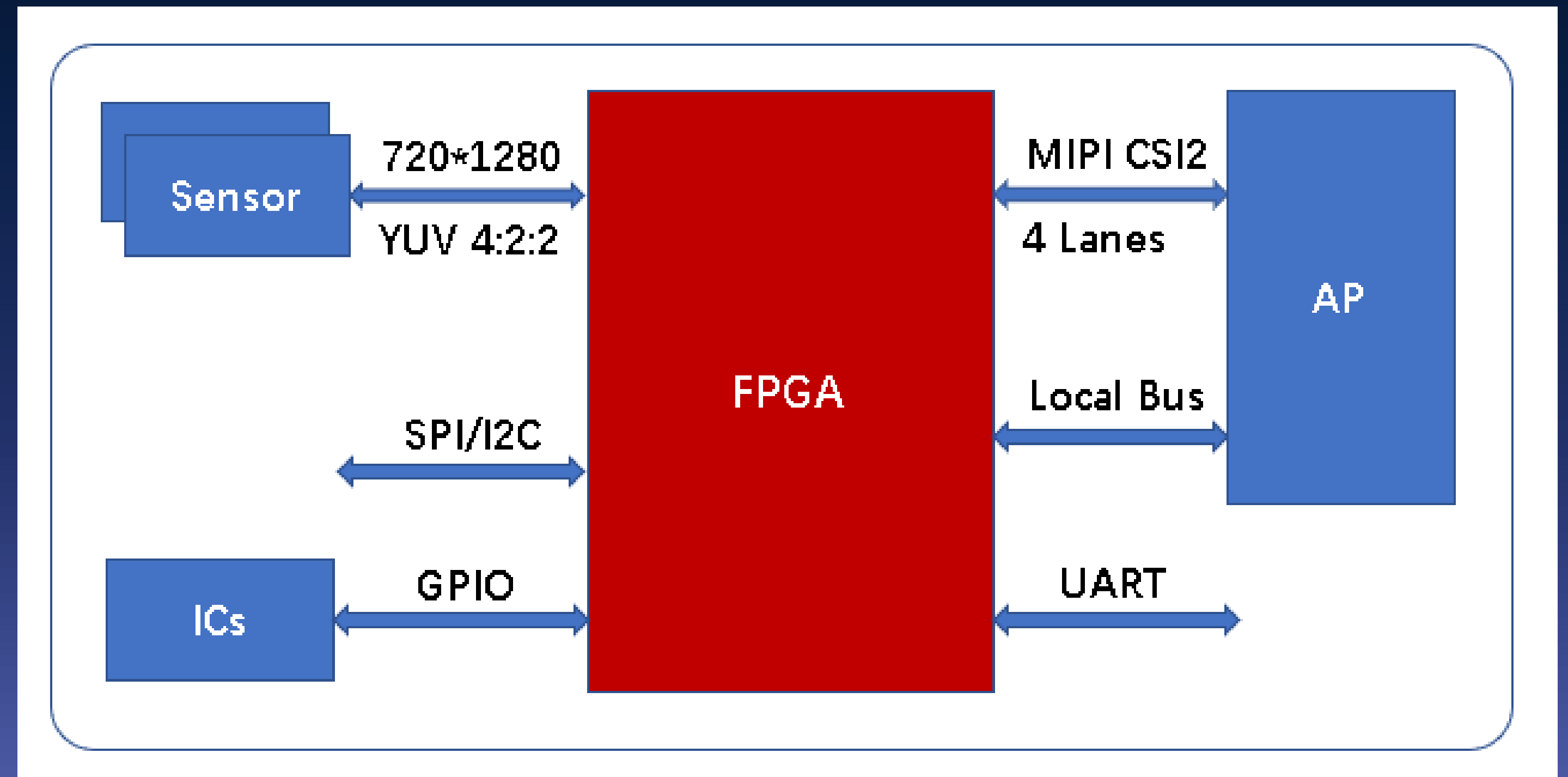
□ 无人飞行器FPGA功能点

- 并行图像数据接收
- 多摄像头数据输入拼接
- MIPI CSI图像数据输出
- 电平转换及IO控制
- SPI、I2C、UART接口扩展
- 单芯片，安全加密



□ ELF3优势

- 高达1Gbps MIPI IO
- 更多用户IO
- 单电源供电，FLASH内置
- Dual boot/Multi boot
- 支持远程升级
- 支持AES位流加密

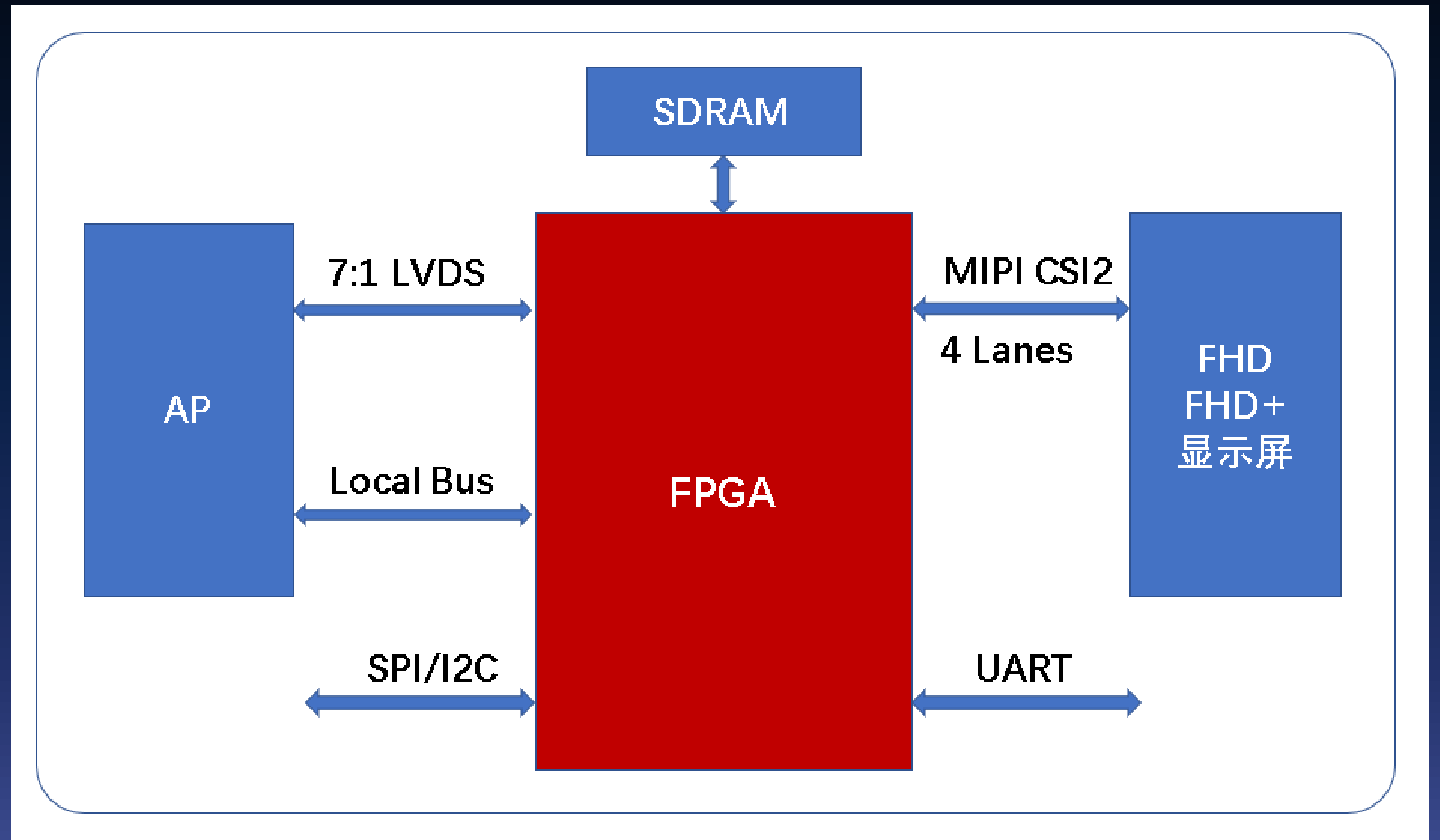


□ 3D打印设备FPGA功能点

- 屏幕翻转，竖屏转横屏
- 7:1 LVDS图像数据接收
- MIPI DSI图像数据输出
- 电平转换及IO控制
- SPI、I2C、UART接口扩展

□ ELF3优势

- 高达1Gbps MIPI IO
- 单电源供电，FLASH内置
- Dual boot/Multi boot
- 支持AES位流加密



❑ **ELF3主要特点及适用性**

- 单电源供电，内置Flash：电路简洁，占PCB面积小。
- 上电快速启动：可控制系统的上电、复位顺序等。
- 最多336个用户IO：充分满足IO扩展，电平转换等应用。
- 1Gbps LVDS接口支持：满足MIPI、7:1 LVDS等高速视频类接口应用。
- 10K LUT等效逻辑单元：更多资源，可实现更多逻辑功能。
- 2个PLL，16路全局时钟，典型工作频率100~200MHz：实现更高逻辑性能。
- 64位DNA，支持位流AES加密：可用于保护客户的知识产权。
- Dual boot、Multi boot支持：支持安全可靠的远程升级。

Device	LUTs	DFFs	Dis-RAM (Kbs)	BRAM		DSP	PLL	Flash	Package & IOs		
				9K	Total(Kbits)				BGA256	BGA332	BGA400
EF3L40	4800	4800	38	15	135	8	2	8Mb		280/140	
EF3L90	9280	9280	74	30	270	16	2	8Mb			336/168

□ 运营

- 2012年9月开始实际运作
- 公司总部位于上海浦东张江高科技园区
- 上海、深圳、北京、成都、西安、武汉销售和支持团队

□ 团队构成

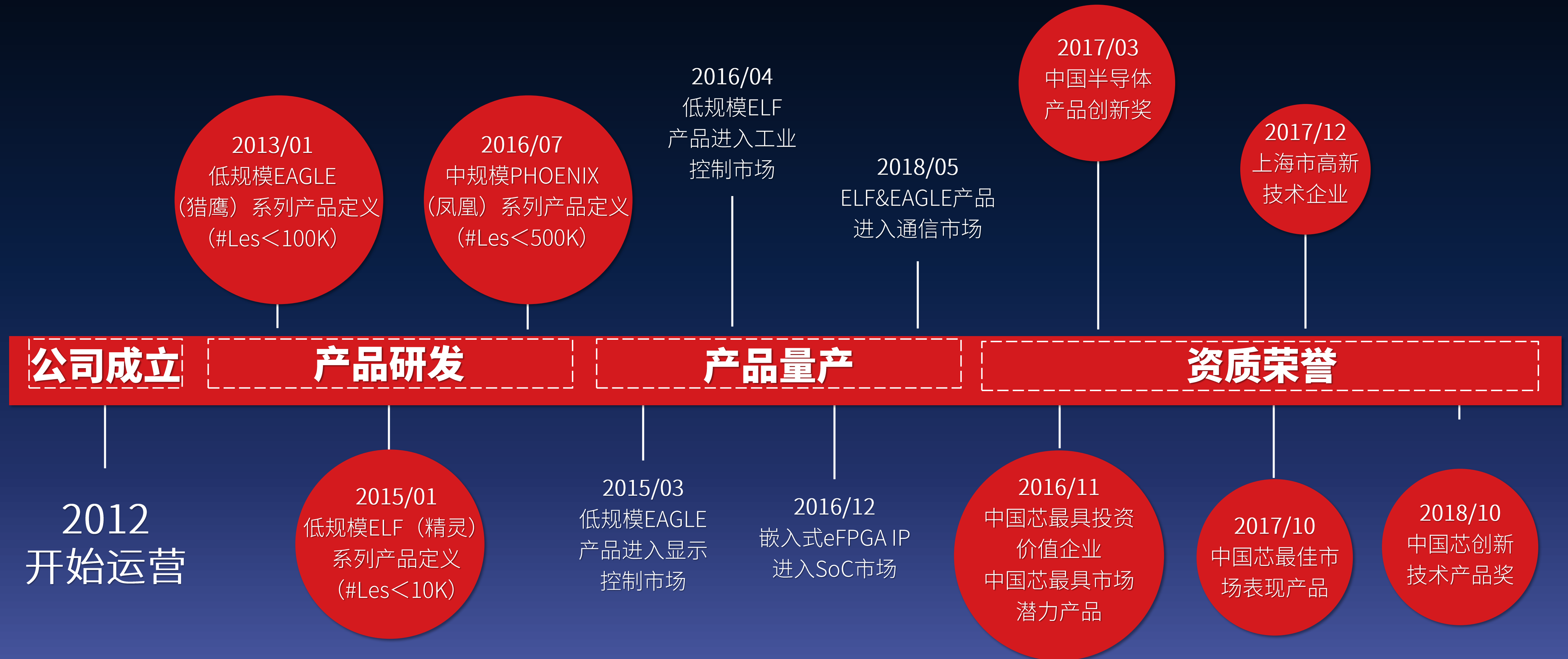
- 技术团队来自于海归技术专家、FPGA公司核心成员、国家核高基FPGA项目核心成员
- 管理团队在国际集成电路公司有十余年的管理经验
- 市场团队在FPGA行业有多年销售经验

□ 投资人

- 中信资本
- 士兰微和创维集团
- 华大半导体和上海科创
- 大基金、深创投和苏州厚载



发展历程



核心技术人员的经验涵盖FPGA所有关键领域

FPGA研发关键领域	核心人员背景
FPGA软件RTL综合	UCLA博士，原Magma公司软件架构师
FPGA软件门级综合	UIUC博士，原Synopsys公司资深工程师
FPGA软件布局布线	复旦博士，原Synopsys公司资深总监
FPGA软件时延分析	复旦博士，原Magma公司高级工程师
FPGA软件芯片调试工具	中科院硕士，原AMD公司高级工程师
FPGA整体结构	清华硕士，原Lattice公司设计部高级经理
FPGA单元结构	复旦研究员，原核高基FPGA专项硬件架构负责人
FPGA互联	复旦博士后，原核高基FPGA专项硬件设计负责人
FPGA版图设计	交大硕士，原Lattice公司版图高级经理
FPGA生产测试	中科院硕士，原Lattice公司测试部高级经理

已累计申请专利30多项，覆盖FPGA硬件和软件主要核心模块

类型	名称	专利号
硬件整体结构	交错排列式可编程逻辑器件	CN2013201218230
硬件单元结构	动态可重构系统	CN2013201218156
硬件运算结构	基于增强型LUT5的加减法器	CN201320181781.X
硬件配置结构	位流配置方法及系统	CN2014100296655
软件综合系统	并行综合系统	CN201320178918.6
软件布线系统	基于图形处理单元的布线系统	CN201320178887.4
软件数据库	地址偏移量法构建网络模型	CN2014100387589

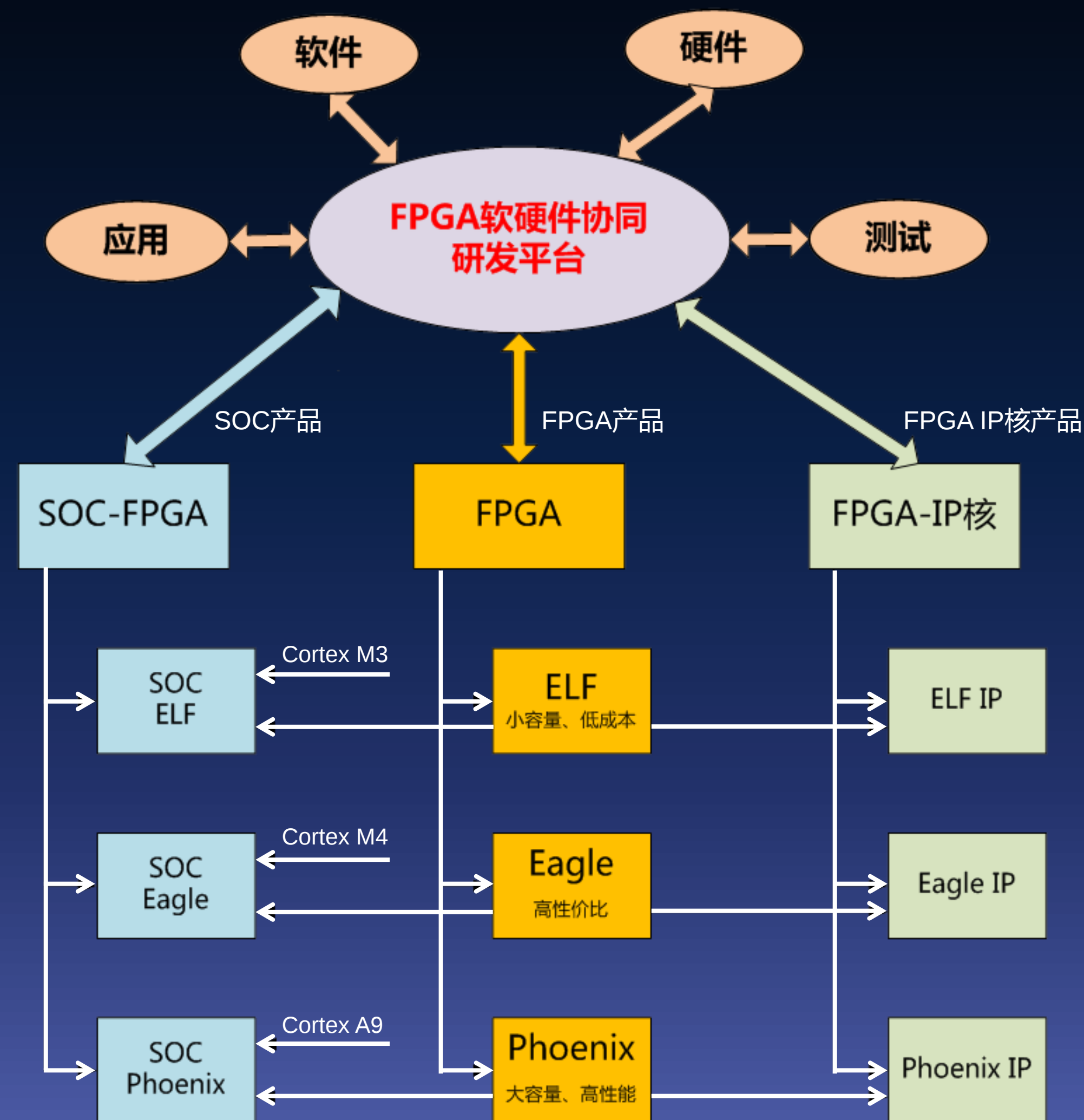
国内最完整研发团队

覆盖产品各个方向

软硬件协同研发平台

完全自主知识产权

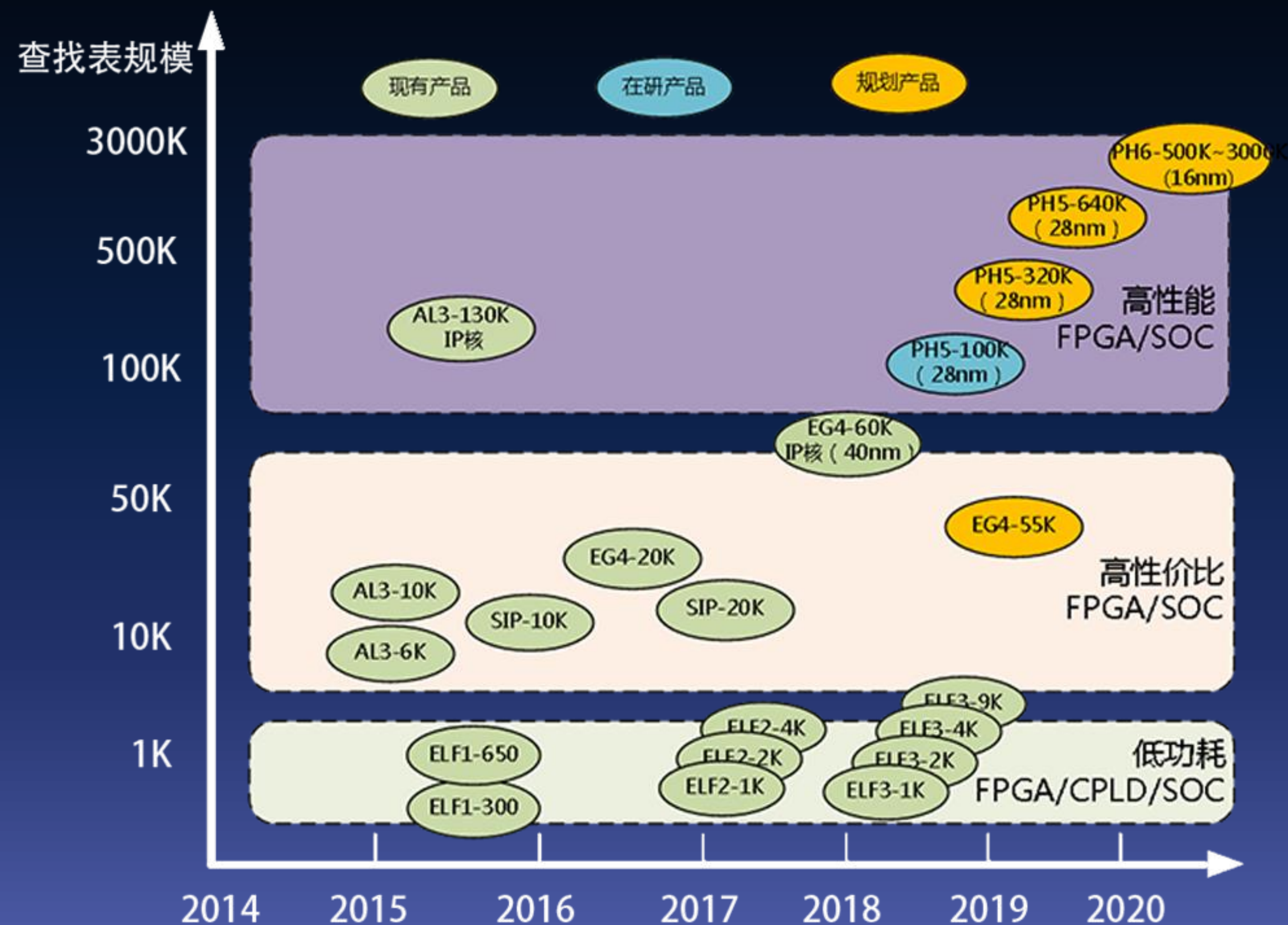
累计申请专利30多项



产品路线图



- 高性能FPGA，在系统中担任主要逻辑芯片，可适用于通信、高性能计算、数据中心、国防领域、航空航天领域的大多数应用。
- 高性价比FPGA，可以用于大批量消费、工业控制、显示驱动、通信领域等
- 低功耗器件，主要用作系统中的黏合逻辑、接口以及一些功耗敏感应用。



❑ 立足中低端FPGA市场，逐步承接国外FPGA厂商中低端产品逐步退出的市场机遇。

- 中低端FPGA工艺优势平等
- 性价比、封装兼容替换、广覆盖、差异化优势
- 已覆盖80%重点对标型号

❑ 坚持应用导向，深耕垂直应用领域。

- LED/TCON/维修屏等行业优化解决方案
- SOC FPGA产品，替代低端MCU加小容量FPGA应用

❑ 拓展高端FPGA市场，满足国家迫切需求。

- 面向通信、智能监控、数据中心、人工智能、国防等应用领域

Q & A

上海安路信息科技有限公司
中国完全自主知识产权FPGA开发商