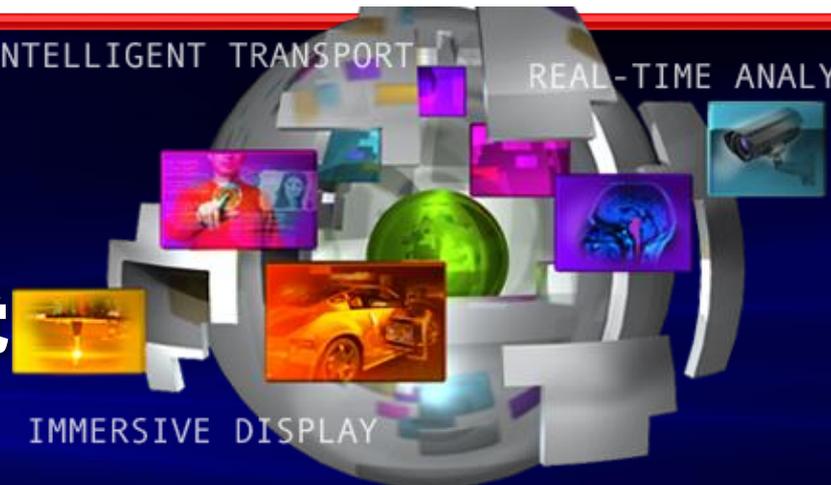


眼见为实： 眨眼之间便能完成的高性能机器视觉 设计

INTELLIGENT TRANSPORT

REAL-TIME ANALYTICS

IMMERSIVE DISPLAY



日程安排

➤ Xilinx

- 机器视觉架构Machine Vision Architecture
- 机器视觉的硬件实现 vs. 软件实现

➤ Silicon Software

- VisualApplets – 高层次 FPGA 图像处理的解决方案
- 基于Zynq-7000 All Programmable SoC的应用实例

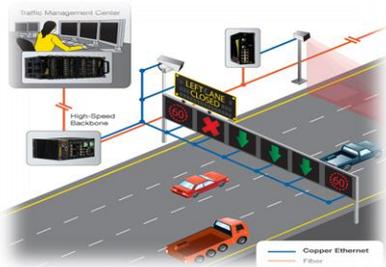
➤ Demo演示

什么是机器视觉？

► 产品生产与制造



► 其他非制造业机器视觉产品



智能交通管理



条码扫描器



验钞机



仿真运动

机器视觉架构

➤ 机器视觉系统可用于：

- 采集图像
- 分析图像
- 进行决策

➤ 传统方法

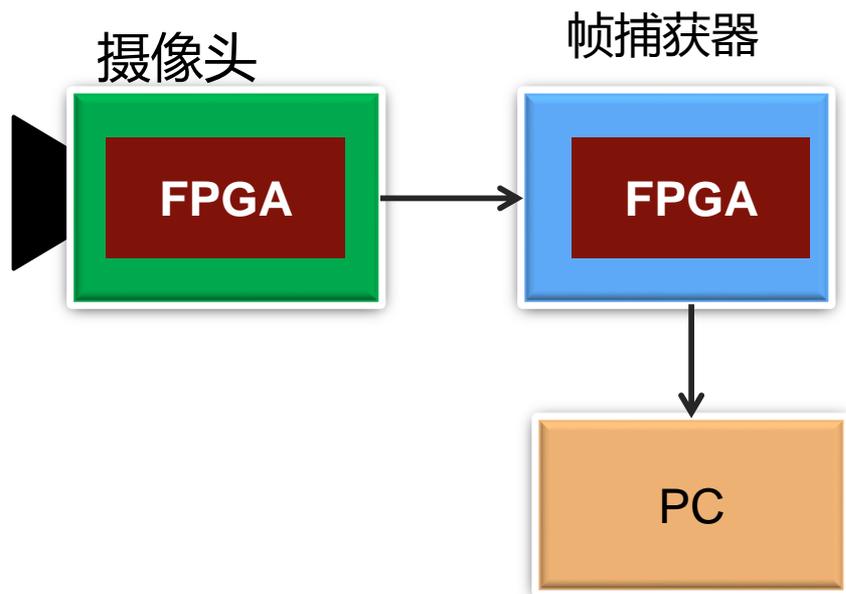
- 用帧捕获器捕获图像
- 用PC分析和控制

➤ 帧捕获器 → FPGA

- 速度、带宽、接口

➤ 图像分析 → PC

- 软件算法、OpenCV或其他功能



软硬件对比

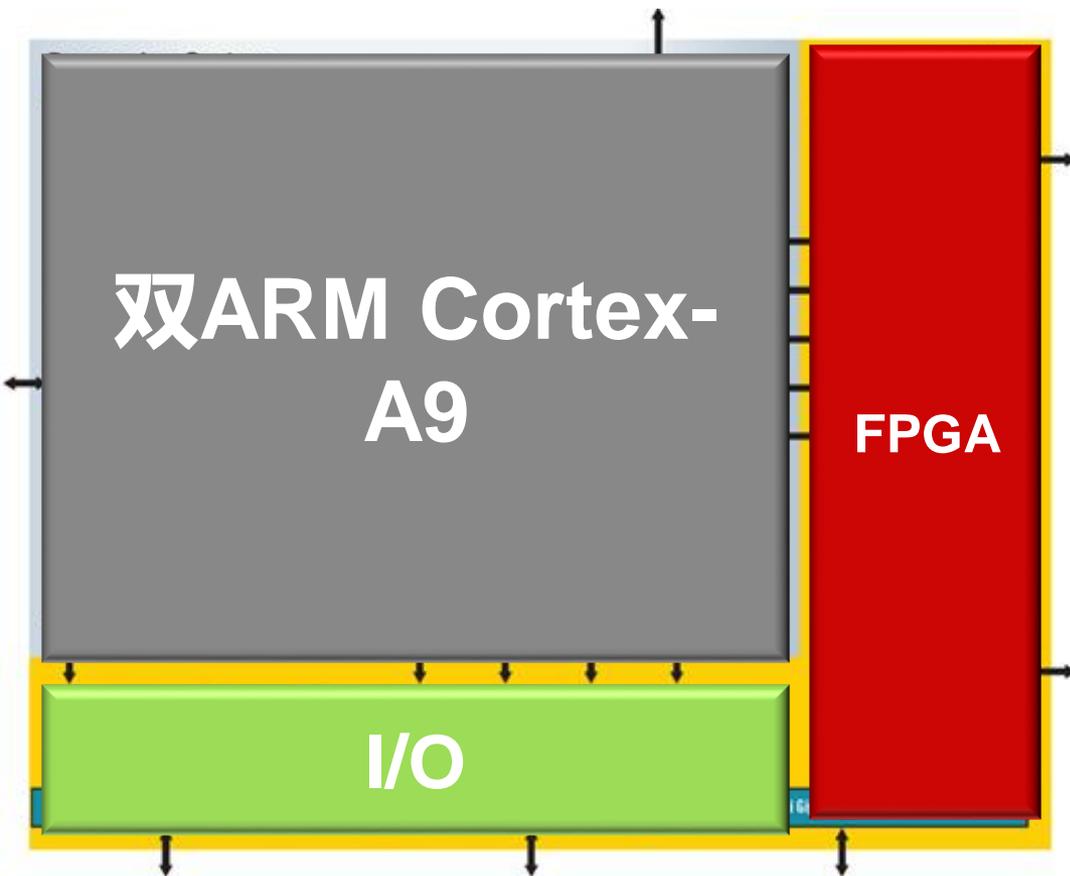
	硬件	软件
平台	现场可编程门阵列 (FPGA)	处理器
给机器视觉带来的优势	<ul style="list-style-type: none">- 速度- 灵活的IO- 高能效 (1%)- 贮藏寿命长- 封装小	<ul style="list-style-type: none">- 易于编程- 开源算法
机器视觉功能	像素级处理 <ul style="list-style-type: none">- 图像增强- 特征提取	帧级处理 <ul style="list-style-type: none">- 特征处理- 决策
设计方法	硬件描述语言 <ul style="list-style-type: none">- VHDL或Verilog	C、C++、OpenCV

结合软硬件优点

- FPGA用于高速实时应用
- 处理器用于软件环境
- All Programmable SoC
- 智能视觉(Smarter Vision)



Zynq-7000[®] All Programmable SoC



主要特性

- 采用1 GHz ARM[®] 双核Cortex-A9 MPCore处理器
- FPGA拥有2.8-44.4万个逻辑单元，80-2020个DSP Slice
- I速度级（-40℃到100℃）

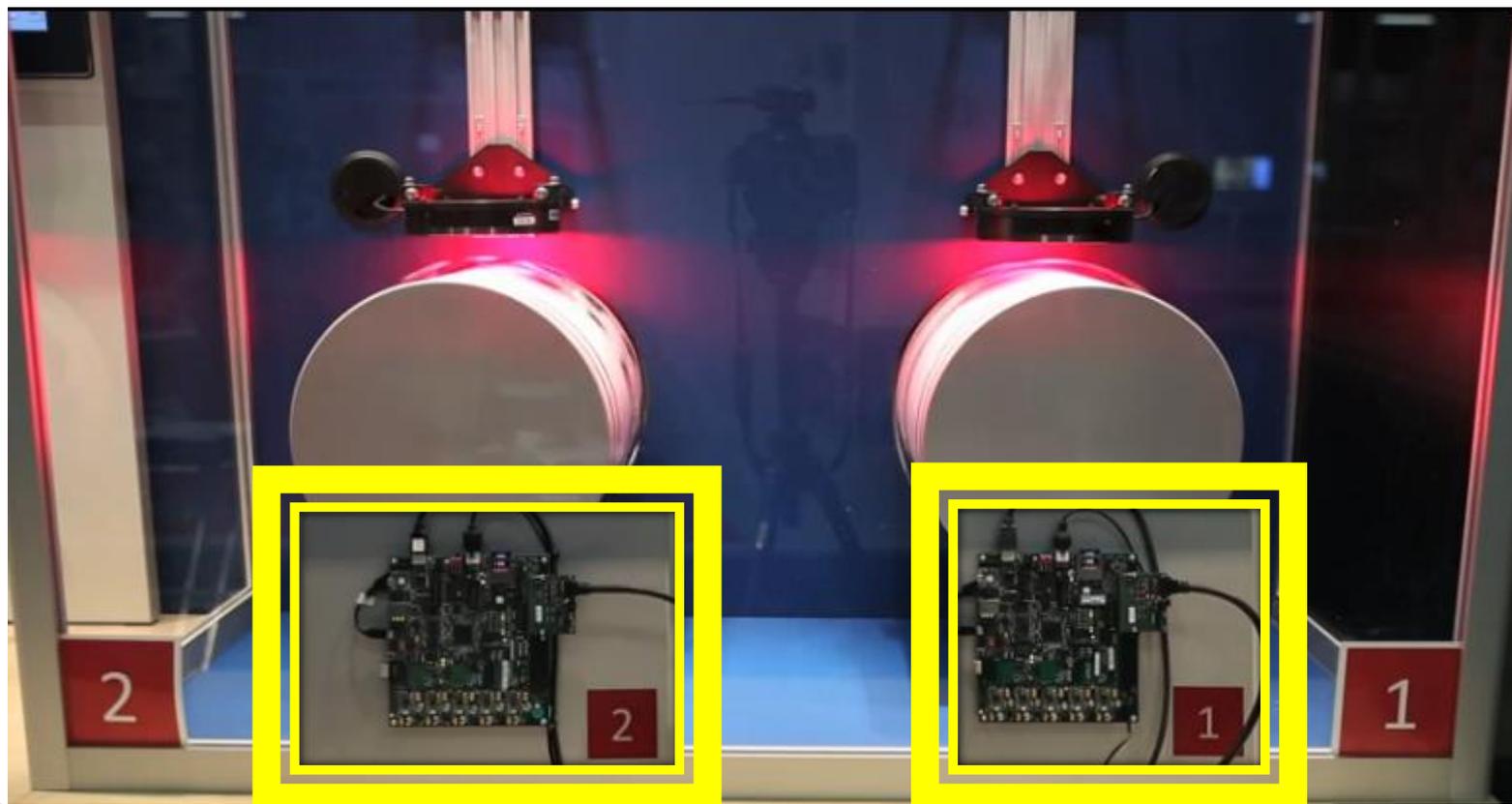
用于机器视觉的优先考虑因素

- 系统集成（三芯片合一）
- PCIe Gen 2x8选项
- 2 GigEthernet、SPI、USB、I2C
- DDR3、DDR2、LPDDR2
- 最小封装尺寸为13x13
- IO数从86到400以上不等

SPS/IPC驱动器演示

- ▶ 仿真产品线工艺
- ▶ 两套采用同一软件的完全相同的紧凑型智能视觉系统
- ▶ 其中一套系统采用硬件加速，另一套不支持硬件加速

在赛灵思Youku频道上观看完整演示



纯软件智能视觉系统

- ▶ 运行在ARM® Cortex-A9上的HALCON机器视觉软件
- ▶ 未使用FPGA
- ▶ 结果：帧速率为16帧/秒，错误率达50%（帧速率：8帧/秒，分辨率：1920x720）

双ARM Cortex-A9

HALCON

IO外设

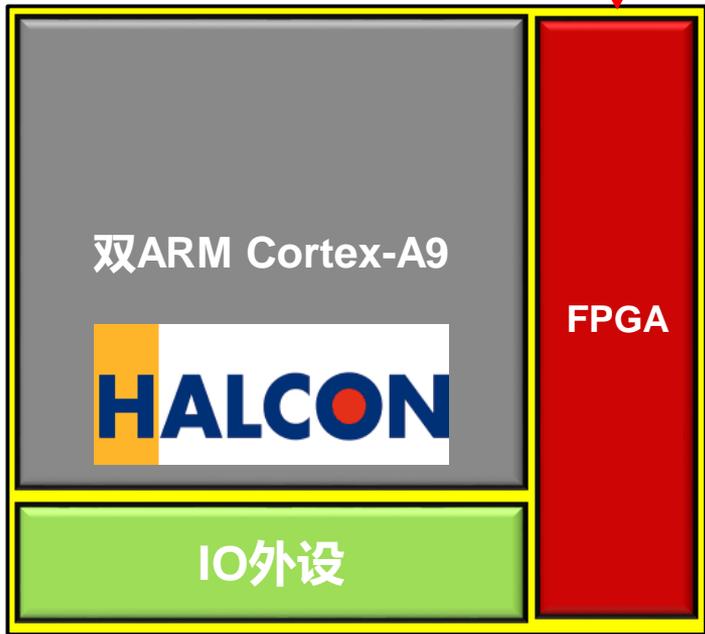
FPGA

Zynq-7020 All
Programmable SoC

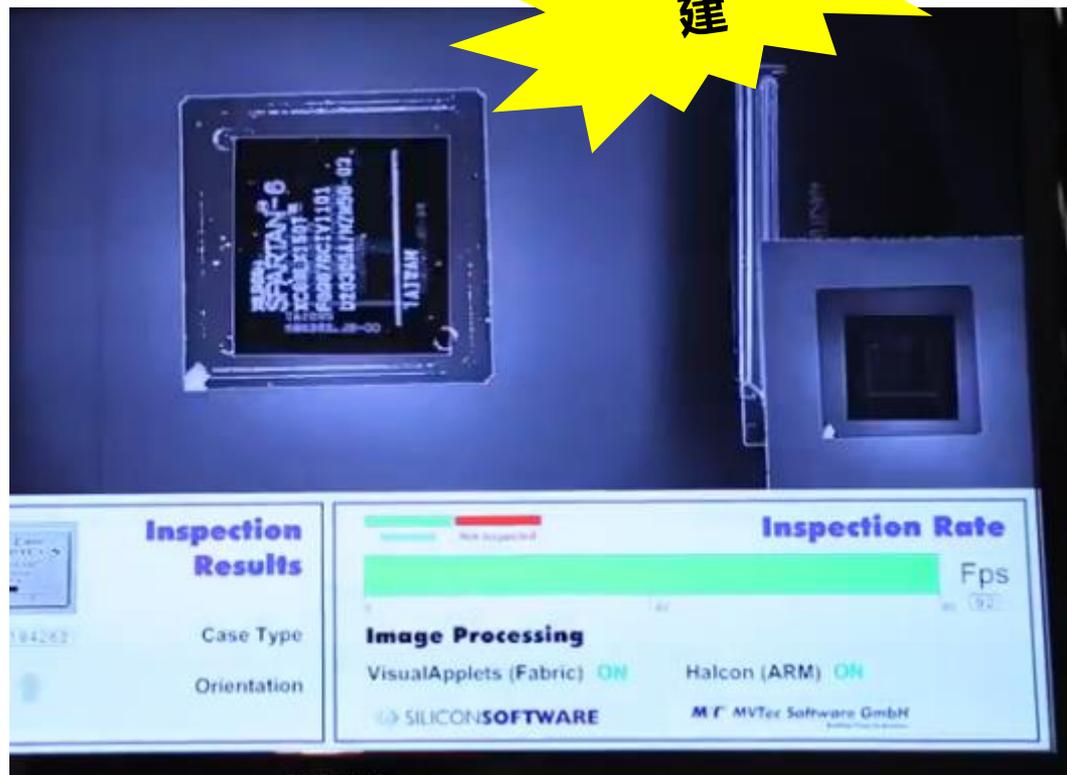


采用硬件加速的智能视觉系统

- 将FPGA用于图像处理
- 以90帧/秒的帧速率运行且未出错



Zynq-7020 All Programmable SoC



如何将FPGA用于机器视觉？

学习用硬件描述语言编程

或

使用Silicon Software公司提供的“Visual Applets
GUI”

- 提高生产力
- 超过200个机器视觉运算符
- 直接映射到FPGA

眼见为实： 眨眼之间便能完成的高性能机器视觉 设计

INTELLIGENT TRANSPORT

REAL-TIME ANALYTICS



IMMERSIVE DISPLAY

VisualApplets -> 克服高级机器视觉编程难题

➤ 为何使用FPGA处理?

- FPGA具有如下优点
- 极其强大的图像处理能力(高度并行和管线处理)
- 非常适用于嵌入式系统 (功耗低)
- 时延极低
- 实时处理

➤ 目前的难题

- FPGA编程和验证难度大, 易出错, 耗时长
- FPGA专家匮乏

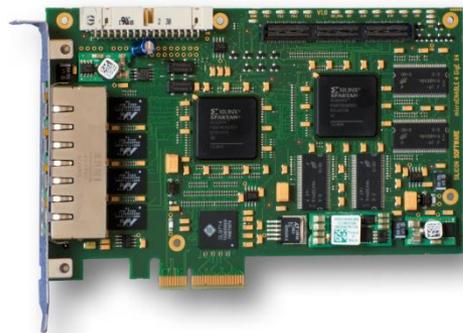
➤ 解决方案

-> 简便易用的高级设计工具:



VisualApplets

面向最终客户的FPGA图像处理



► 特性

- 设计周期极短
- 无硬件依赖性

► 优势

- 产品上市时间短
- 降低风险
- 维护简单

► 用户

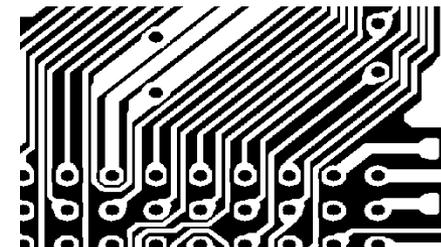
- 软件工程师
- 应用工程师
- 机器视觉专家

-> 无需FPGA编程技能！

VisualApplets – 应用实例

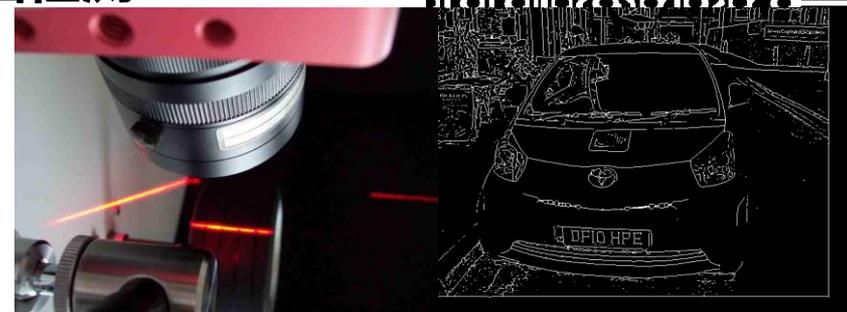
➤ PCB检测

- 大范围卷积运算，模板比对
- 比GPU处理速度快30倍 (约400G运算/秒)



➤ 卷料生产检测(Web Inspection) / 平面检测

- 缺陷检测
- 自动卷积运算

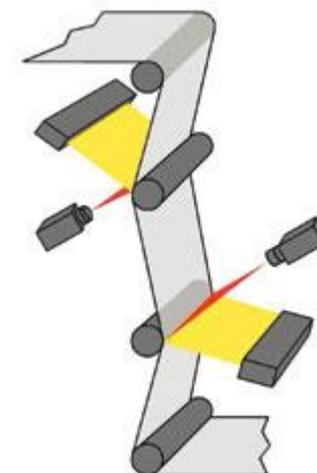


➤ 印刷检测

- 高质量色彩滤镜和色彩空间转换
- 多种触发方式

➤ 使用激光扫描进行3D物体轮廓重构

- 智能化比对滤镜如峰值探测及重心测量
- 通过使用FPGA大幅降低带宽消耗
-> 降低后期处理带宽需求



VisualApplets – 更多应用实例

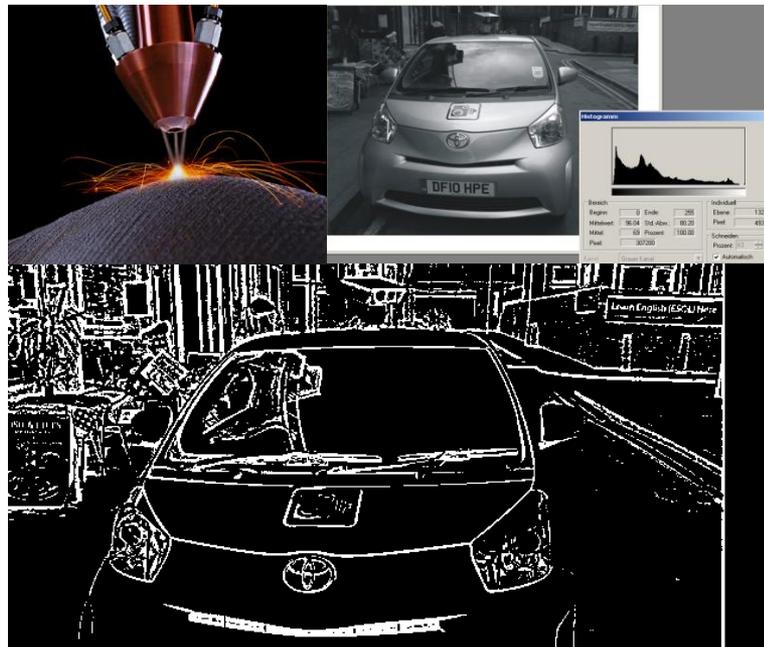
► 实时处理系统

- 通过现场总线接口直接控制硬件扩展
- 串行通讯协议
- 激光位置及强度控制，空气阀控制，喷射机制，机器人导航.....

► 安保

- 车辆牌号读取
- 高速记录及图像压缩

► 以及更多更多.....



大型滤镜，BLOB分析，JPEG，TRIANGULATION，二值化，色彩空间转换，I/O CONTROL，大量触发方式，FFT，实时控制

.....

VisualApplets – 设计入门

➤ 高级设计入门

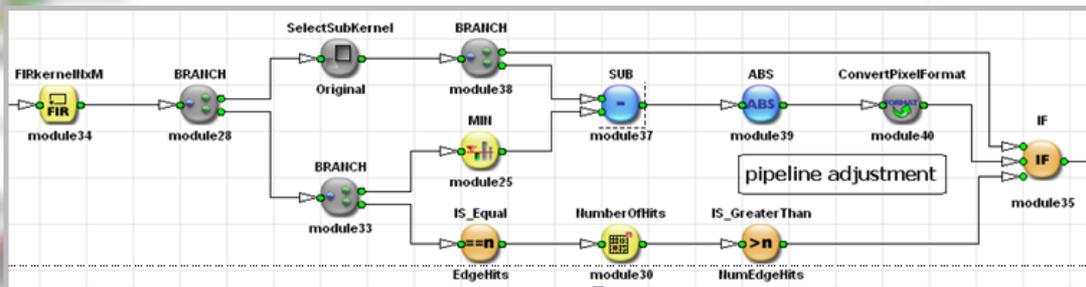
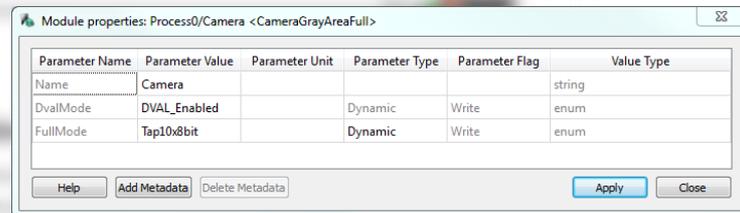
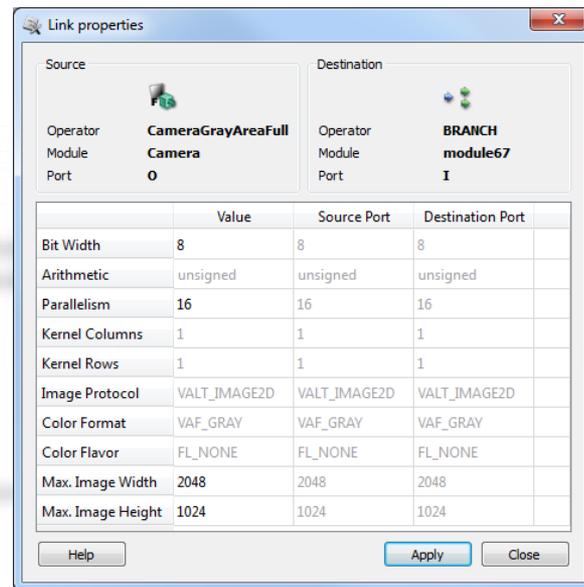
- 图形用户界面-将处理运算符和可参数化链路相结合完成应用设计 -> 构建数据管线

➤ 特性

- 数据模块和属性的继承
- 自动管线调整和同步
- 自动并行处理实现目标带宽
- 提供200个以上的图像处理运算符
- 抽象编程与FPGA编程

➤ 代码效率高 - 接近HDL编程，比如：

- 高度通用的实现方案
- 面向对象的HDL



VisualApplets – 设计验证

➤ 高级模拟

- 直观: 模拟源和查看器布置方便
- 快速: 基于软件的高级仿真
- 逼真: 处理图像文件而非信号

➤ 带宽分析器

- 用户可设定输入带宽
- 定位瓶颈

➤ 一体化设计规则检查

- 定位链路和参数错误
- 死锁告警

➤ 即时FPGA资源推算器

➤ 一键点击构建

- 自动集成赛灵思布局布线工具
- 生成FPGA 比特流 (Applets)
- 生产软件访问层 (运行时间)

The image displays several key components of the VisualApplets software interface:

- Simulation Window:** Shows a list of sources (e.g., Process0/Inputm..., Process0/Camera) and probes (e.g., Process0/Result, DMA Process0/DMA0...). It also displays a log with 0 errors and 1 warning, indicating a successful design rules check.
- Timing Diagram:** A signal timing diagram showing various signals like Spi_Ctrl/ReadChain/AR, Spi_Ctrl/ReadData/CE, and A/RdMux/S. A large red 'X' is drawn over this diagram, suggesting it is not the primary focus or is deprecated.
- Block Diagram:** A block diagram showing the flow of data through various modules like SetDimension, HierarchicalBox, CalcCoG, DmaToPC, DMA0_Results, Simulation Module, and InputImage.
- Synthesize Design Window:** Shows the process of translating a netlist. The log indicates that the netlist was successfully translated in 00:00:43.

VisualApplets - 目标平台

➤ 选择FPGA视觉处理器 = 直接采购图像采集卡

帧捕获器

- Camera Link
- Gigabit Ethernet Vision
- CoaXPress
- Camera Link HS
- LVDS

赛灵思Spartan
赛灵思Virtex
赛灵思Kintex
FPGA处理器



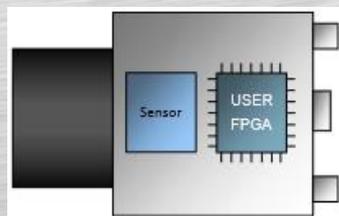
➤ 或使用embedded VisualApplets (eVA)支持的硬件

eVA硬件

- 第三方硬件
- eVA配套的用户定制嵌入式系统



Baumer
Passion for Sensors



embedded VisualApplets (eVA)



➤ 嵌入式VisualApplets

- ... 系VisualApplets的扩展
- ... 允许用户向VisualApplets添加任何嵌入式硬件平台
- ... 便于不受约束地使用新型硬件平台

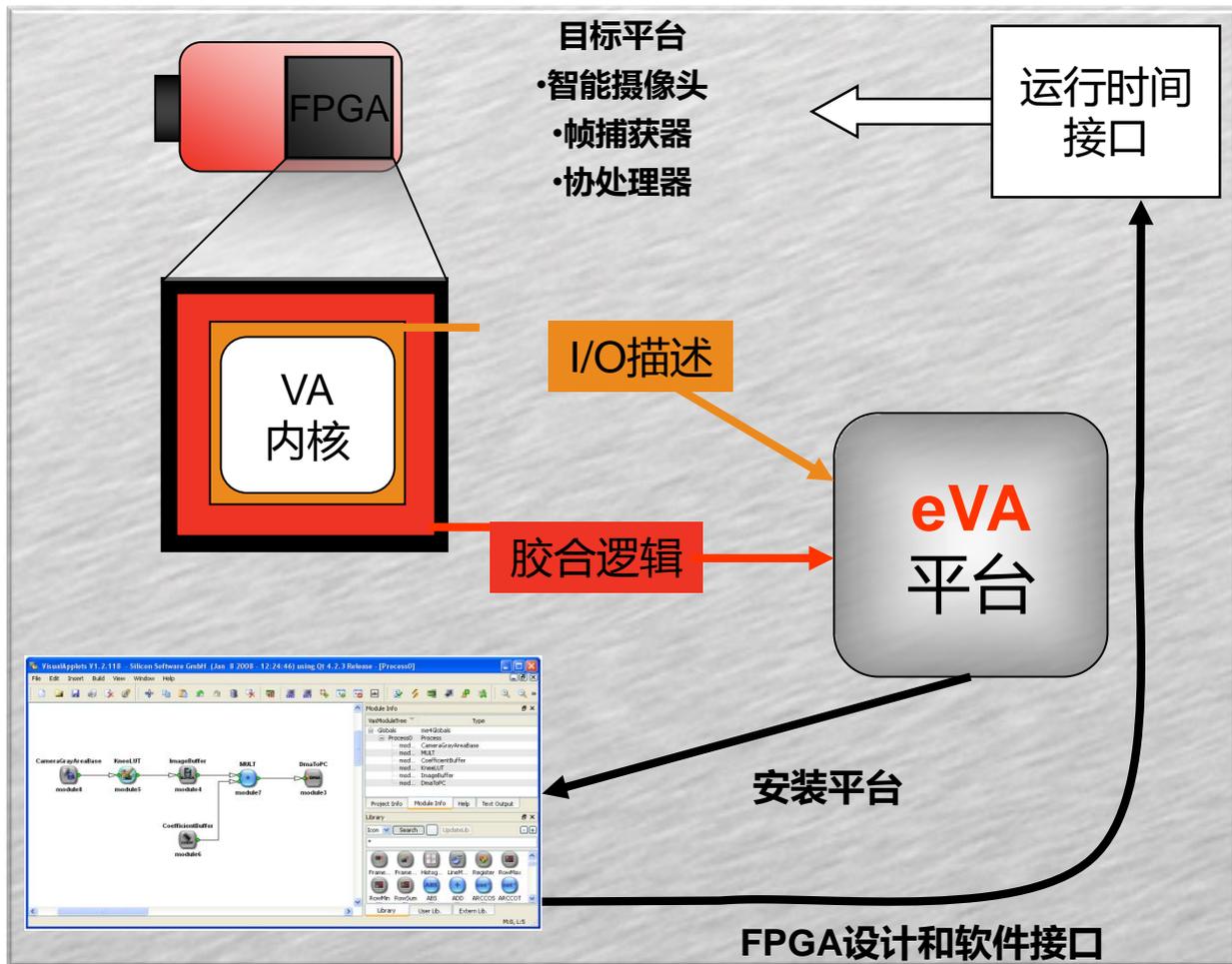
➤ 为何把VisualApplets移植到嵌入式平台？

无需使用基于PC的帧捕获器就能发挥VisualApplets的全部优势：

- ✓ 无需使用PC
- ✓ 避免线缆瓶颈 – 在源头完成高性能处理
- ✓ 打造出小型高能效系统

embedded VisualApplets (eVA)

- VisualApplets内核位于用户的胶合逻辑内部
- I/O描述 = 接口
- 思路：把用户的胶合逻辑当作固件部分添加到 VisualApplets 中



嵌入式VisualApplets – 工作流程

第一步: 编写平台描述

以XML文件定义端口, 存储器接口, FPGA类型, 约束等

第二步: 生成eVA平台安装程序

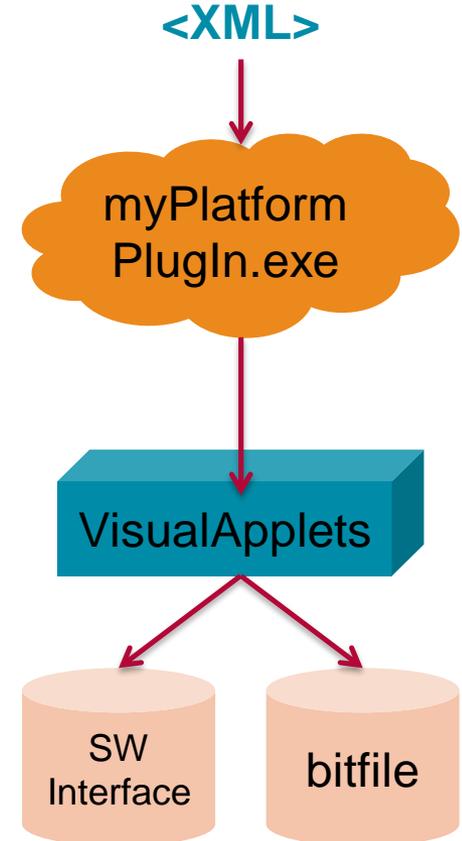
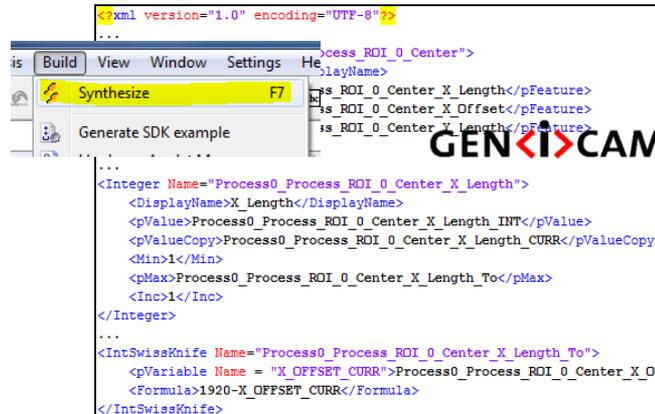
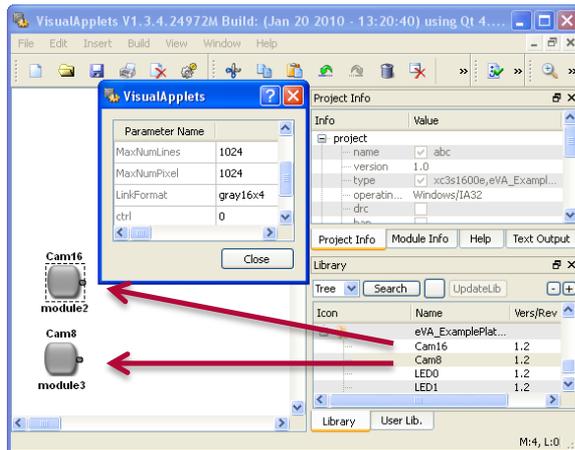
植入VisualApplets

第三步: 在VisualApplets中设计你的应用

获得VisualApplets的所有优势, 无需FPGA专业技能

第四步: 构建生成比特流

比特流文件及软件访问接口 (C语言代码或者GenICam)



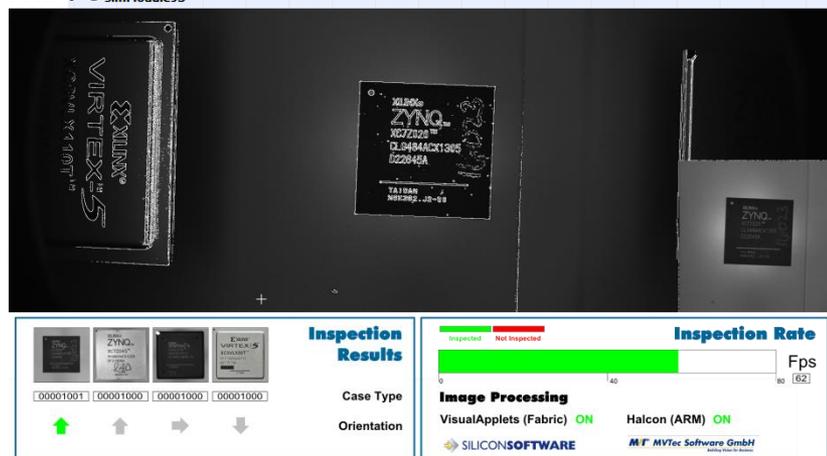
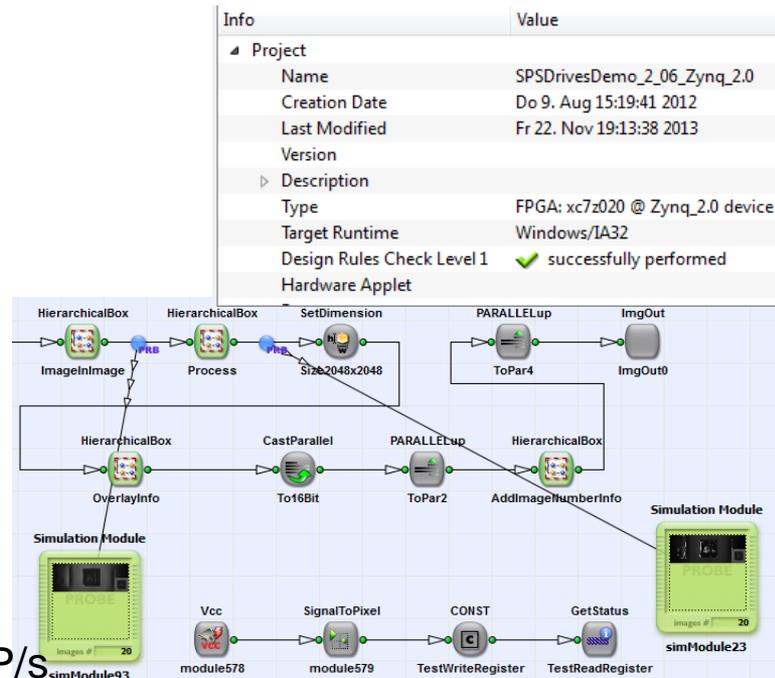
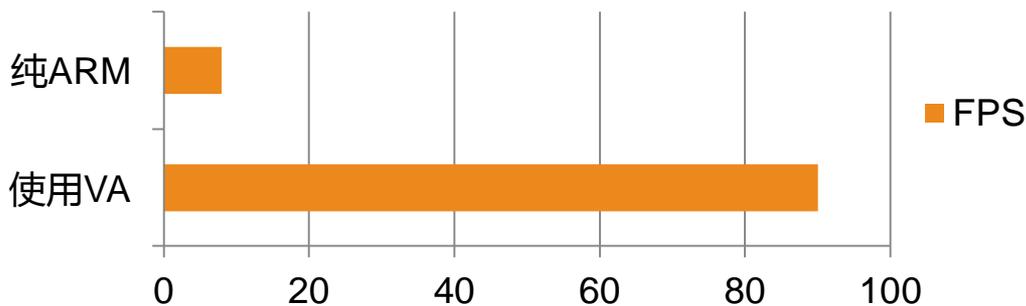
应用实例 – 在Zynq7000上运行eVA

➤ 在FPGA上进行图像处理

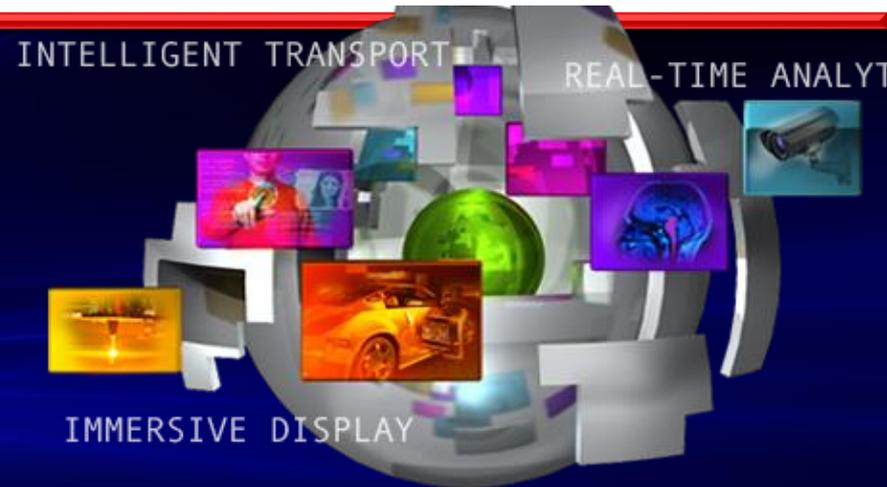
- 用于封包类型检测的直方图分析归档
- 用于定位的区块分析
- 进行模板模式匹配以确定方向
- 处理编码器信号，生成触发信号
- 后处理，实现HDMI可视化

➤ 性能

- 帧速率为90fps，分辨率达1920 x 720 -> 124MP/s
- 60Hz HDMI RGB输出



VisualApplets 演示



如欲了解更多信息，敬请



- 在赛灵思[Youku频道](#)观看软硬件对比视频



- 访问[赛灵思机器视觉网站](#)



- 访问 [Zynq All Programmable SoC](#) 网页



- 立即着手应用 [VisualApplets](#)



- 联系[赛灵思](#)或 [Silicon Software公司](#)了解更多信息

中文社区

- ❖ <http://www.eeworld.com.cn/Xilinx/>
- ❖ <http://Xilinx.Eetrend.com>
- ❖ <http://Xilinx.Eetop.cn>
- ❖ <http://Openhw.org>

中文社交媒体

- ❖ www.kaixin001.com
- ❖ www.youku.com
- ❖ www.renren.com

中文论坛与微博

- ❖ Xilinx FPGA world @21ic
- ❖ Sina Micro-blog
<http://weibo.com/xilinxchina>

追随赛灵思的脚步，紧跟FPGA尖端技术
尽情释放设计的所有潜能！

赛灵思中文官方网站：

www.xilinx.com/cn

赛灵思在线技术支持：

<http://www.xilinx.com/cn/support>

赛灵思技术支持热线

800-988-0218 (office phone)

400-880-0218(mobile phone)